



HT32F65532G

产品规格书

内置 3 通道 48 V 半桥预驱以及 2 Msps ADC、CMP、OPA、USART、
UART、SPI、I²C、MCTM、GPTM、SCTM、BFTM、CRC、
LSTM、WDT、DIV 和 PDMA，32 KB Flash 和 4 KB SRAM 的
32-Bit Arm[®] Cortex[®]-M0+ BLDC 单片机

版本：V1.30 日期：2024-12-06

www.holtek.com

目录

1 简介	6
2 特性	7
内核	7
片上存储器	7
Flash 存储器控制器 – FMC	7
复位控制单元 – RSTCU	7
时钟控制单元 – CKCU	8
电源控制单元 – PWRCU	8
预驱	8
外部中断 / 事件控制器 – EXTI	9
模数转换器 – ADC	9
运算放大器 – OPA	9
比较器 – CMP	9
输入 / 输出端口 – GPIO	10
马达控制定时器 – MCTM	10
通用功能定时器 – GPTM	10
单通道定时器 – SCTM	11
基本功能定时器 – BFTM	11
看门狗定时器 – WDT	11
低速定时器 – LSTM	12
内部集成电路 – I ² C	12
串行外设接口 – SPI	12
通用异步收发器 – UART	12
通用同步异步收发器 – USART	13
循环冗余校验 – CRC	13
外设直接存储器访问 – PDMA	14
硬件除法器 – DIV	14
调试支持	14
封装和工作温度	14
3 概述	15
单片机信息	15
方框图	16
存储器映射	17
时钟结构	20
4 预驱	21
5 V 稳压器	21

12 V 稳压器	21
自举电路操作	21
栅极驱动控制逻辑	23
保护功能操作	24
元件选择	25
5 引脚图	27
内部连接信号	32
6 应用电路	33
典型应用电路 – 1-Shunt 电流检测	33
7 电气特性	34
极限参数	34
建议直流工作条件	34
片上 LDO 稳压器特性	34
功耗	35
复位和电源监控特性	36
外部时钟特性	37
内部时钟特性	38
系统 PLL 特性	38
存储器特性	38
I/O 端口特性	39
A/D 转换器特性	40
比较器特性	41
运算放大器特性	42
MCTM/GPTM/SCTM 特性	42
预驱特性	42
I ² C 特性	44
SPI 特性	45
8 封装信息	47
SAW Type 32-pin QFN (4mm × 4mm × 0.55mm) 外形尺寸	48
48-pin LQFP-EP (7mm × 7mm) 外形尺寸	49

表列表

表 1. 特性及外设列表 15

表 2. 寄存器映射 18

表 3. 预驱操作真值表 24

表 4. 保护功能条件 24

表 5. 引脚分配 29

表 6. 引脚描述 30

表 7. 内部连接信号 32

表 8. 极限参数 34

表 9. 建议直流工作条件 34

表 10. LDO 特性 34

表 11. 功耗特性 35

表 12. V_{DD} 电源复位特性 36

表 13. LVD/BOD 特性 37

表 14. 外部高速时钟 (HSE) 特性 37

表 15. 内部高速时钟 (HSI) 特性 38

表 16. 内部低速时钟 (LSI) 特性 38

表 17. 系统 PLL 特性 38

表 18. Flash 存储器特性 38

表 19. I/O 端口特性 39

表 20. A/D 转换器特性 40

表 21. 比较器特性 41

表 22. 运算放大器特性 42

表 23. MCTM/GPTM/SCTM 特性 42

表 24. 预驱特性 42

表 25. I²C 特性 44

表 26. SPI 特性 45

表列表

图列表

图 1. 方框图 16

图 2. 存储器映射 17

图 3. 时钟结构图 20

图 4. 自举电容 (C_B) 充电电流路径 22

图 5. 自举电容充电时间 (t_{BST}) 22

图 6. 自举电容 (C_B) 放电电流路径 23

图 7. 6 线式控制 23

图 8. 栅极电压 (V_{GS}) 上升时间 (t_r) 与下降时间 (t_f) 25

图 9. 32-pin QFN 引脚图 27

图 10. 48-pin LQFP-EP 引脚图 28

图 11. 1-Shunt FOC 应用电路 33

图 12. A/D 转换器采样网络模板 40

图 13. 栅极驱动时序图 44

图 14. I²C 时序图 45

图 15. SPI 时序图 – SPI 主机模式 46

图 16. SPI 时序图 – SPI 从机模式 (CPHA = 1) 46

图
列
表

1 简介

Holtek 单片机 HT32F65532G 是基于 Arm® Cortex®-M0+ 处理器内核的 32-bit 高性能低功耗单片机。Cortex®-M0+ 是把嵌套向量中断控制器 (NVIC)、系统节拍定时器 (SysTick Timer) 和先进的调试支持紧紧结合在一起的新一代处理器内核。

该单片机可工作在高达 60 MHz 的频率下，借助 Flash 加速器以获得较大的效能。它提供 32 KB 的嵌入式 Flash 存储器用作程序 / 数据存储，4 KB 的嵌入式 SRAM 存储器用作系统操作和应用程序运用。此单片机具有多种外设，如硬件除法器 DIV、ADC、OPA、CMP、I²C、USART、UART、SPI、MCTM、GPTM、SCTM、BFTM、CRC-16/32、LSTM、WDT、PDMA、SW-DP (串行线调试端口) 等。多种省电模式的灵活切换可实现唤醒延迟和功耗间较大优化，此特性在低功耗应用方面尤为重要。

该单片机还内置一个用于三相电机驱动的预驱带多种保护功能以及一个 5 V 低静态电流 LDO，可提供电源。

以上这些特性使该单片机可以广泛地适用于各种应用，如电动滑板车、抽油烟机、吸尘器、各式泵类、扇类产品等。

arm CORTEX

2 特性

内核

- 32-bit Arm® Cortex®-M0+ 处理器内核
- 高达 60 MHz 的工作频率
- 单周期乘法
- 集成嵌套向量中断控制器 (NVIC)
- 24-bit SysTick 定时器

Cortex®-M0+ 处理器是一款低门数、高效能的 32-bit 处理器内核，专为要求面积优化、低功耗处理器的单片机及深度嵌入式应用而设计。Cortex®-M0+ 处理器基于 ARMv6-M 架构，支持 Thumb® 指令集、单周期 I/O 端口、硬件乘法器和低延迟中断响应时间。

片上存储器

- 32 KB 片上 Flash 存储器用于指令 / 数据和选项字节的存储
- 4 KB 片上 SRAM
- 支持多种启动模式

Arm® Cortex®-M0+ 通过同一条外部接口对外部 AHB 外设进行处理器访问及调试访问。处理器访问优先于调试访问。Cortex®-M0+ 的最大地址范围是 4 GB，因为它具有 32-bit 总线地址宽度。此外，Cortex®-M0+ 处理器提供预先定义的内存映射，以减少软件被不同的单片机供应商重复实施的复杂性。但有一些区域为 Arm® Cortex®-M0+ 系统外设所使用。更多信息请参考 Arm® Cortex®-M0+ 技术参考手册。概述章节中图 2 显示了该单片机的存储器映射，包括代码、SRAM、外设和其它预先定义的区域。

Flash 存储器控制器 – FMC

- Flash 加速器用以提升效能
- 32-bit 字编程，支持在线系统编程 (ISP) 和在线应用编程 (IAP)
- Flash 保护功能，防止非法访问

Flash 存储器控制器 FMC 为嵌入式片上 Flash 存储器提供所有必要的功能以及预取缓存器。由于 Flash 存储器访问速度比 CPU 慢，故提供一个带有预取缓存器的宽访问接口减少 CPU 等待时间，以避免 CPU 指令执行延迟。Flash 存储器还提供字编程 / 页擦除功能。

复位控制单元 – RSTCU

- 电源监控：
 - 上电复位 / 掉电复位 – POR / PDR
 - 欠压检测器 – BOD
 - 可编程低压检测器 – LVD

复位控制单元 RSTCU 提供三种复位方式，分别是上电复位、系统复位和 APB 单元复位。上电复位即冷复位，在上电时复位了整个系统。系统复位会复位处理器内核和除 SW-DP 控制器以外的外设 IP 元件。这些复位可以由外部信号、内部事件和复位发生器触发。

时钟控制单元 – CKCU

- 外部 4 ~ 16 MHz 晶振
- 在工作电压为 5.0 V，工作温度为 25 °C 下，内部 8 MHz RC 振荡器精度可调整为 $\pm 2\%$
- 内部 32 kHz RC 振荡器
- 集成系统时钟 PLL
- 用作外设时钟源的独立的时钟分频器与门控位

时钟控制单元 CKCU 提供了一系列振荡器和时钟功能，包括内部高速 RC 振荡器 (HSI)、外部高速晶振 (HSE)、内部低速 RC 振荡器 (LSI)、锁相环 (PLL)、HSE 时钟监控、时钟预分频器、时钟倍频和 APB 时钟分频器与门控电路。AHB、APB 和 Cortex®-M0+ 的时钟来源于系统时钟 (CK_SYS)，而系统时钟可以选择来自 HSI、HSE、LSI 或者系统 PLL。看门狗定时器 (WDT) 和低速定时器 (LSTM) 使用 LSI 作为它们的时钟源。

电源控制单元 – PWRCU

- V_{DD} 电源：2.5 V ~ 5.5 V
- 内置 1.5 V LDO 稳压器用作 MCU 内核、外设和存储器电源
- V_{DD} 和 V_{CORE} 电源域
- 两种省电模式：休眠模式和深度休眠模式

功耗被视为许多嵌入式系统应用中很重要的问题之一。在此单片机中，电源控制单元 PWRCU 提供了两种省电模式即休眠模式和深度休眠模式。这些工作模式可以降低功耗，并允许应用在 CPU 运行时间、速度和功耗相互冲突的需求中达到较佳平衡。

预驱

- 宽供电电压范围：V_{CC} = 6 V ~ 40 V
- 电机可持续电压高达 48 V
- 3 通道半桥预驱：驱动 3 组上侧与 3 组下侧 NMOS
- 内置 5 V LDO 稳压器 (V_{REG})，提供 50 mA 输出驱动电流
- 内置栅极驱动电源
 - 上侧自举驱动：支持高达 50 kHz PWM 操作
 - 下侧驱动：12 V 线性稳压器 (V_{12P})
- 内置 120 ns 固定死区时间控制
- 上侧和下侧栅极驱动器控制
 - 上侧：高电平有效 (INH_x)
 - 下侧：低电平有效 ($\overline{\text{INL}}_x$)
- 保护特性
 - V_{CC} 欠压锁定 (VCC_UVLO)
 - V_{BSTx} 欠压锁定 (VBST_UVLO)
 - V_{12P} 欠压锁定 (V12P_UVLO)
 - V_{REG} 欠压锁定 (VREG_UVLO)

- 过温保护 (OTP)

外部中断 / 事件控制器 – EXTI

- 高达 16 个可配置触发源和触发类型的 EXTI 线
- 所有 GPIO 引脚都可以被设置为 EXTI 触发源
- 触发源类型包括：高电平、低电平、下降沿、上升沿或者双沿
- 每条 EXTI 线都有各自独立的中断使能、唤醒使能和状态位
- 每条 EXTI 线都具有软件中断触发模式
- 内置去干扰滤波器，用于封锁短脉冲

外部中断 / 事件控制器 EXTI 由 16 个可独立产生唤醒事件和中断请求的边沿检测器组成。可对每个 EXTI 输入线单独屏蔽。

模数转换器 – ADC

- 12-bit SAR A/D 转换器内核
- 高达 2 Msps 转换速率
- 多达 12 个外部模拟输入通道

此单片机包含一个 12-bit 多通道 A/D 转换器，其具有多路复用通道，包括 12 个外部模拟信号测量通道和 3 个内部信号通道。如果输入电压必须保持在一个特定的阈值窗口，模拟看门狗功能将监控和检测这些信号。当输入电压超出设定的阈值范围，将产生中断。有三种转换模式用来把模拟信号转换成数字数据。A/D 转换器可工作在单次转换、连续和非连续转换模式。

运算放大器 – OPA

- 固定专用的输入 / 输出引脚
- 内部输出路径到 A/D 转换器或比较器
- 输入失调校准
- 10-bit DAC 失调电压

比较器 – CMP

- 两个轨到轨比较器
- 可配置的同相输入端 / 反相输入端信号来源，用于灵活的电压选择
 - 专用输入 / 输出引脚
 - 8-bit Scaler 可用于提供内部电压参考 (仅 CMP0)
 - 内部运算放大器输出
- 可编程迟滞
- 可编程响应速度和功耗模式
- 比较器输出可输出至 I/O 口或定时器，也可作为 A/D 转换器触发输入
- 8-bit Scaler 可通过专用 I/O 口产生参考电压
- 比较器反相输入端信号可选择来自 CMP0N、CMP1N 或 CVREF

- 可产生中断并可通过 EXTI 控制器将 MCU 从休眠或深度休眠模式中唤醒

该单片机包含两个通用比较器 (CMP)。该模拟比较器可配置为独立的比较器或与其它外设 IP 搭配使用。每个比较器都可以产生 NVIC 中断，或通过 EXTI 唤醒事件管理单元产生事件将 MCU 从休眠或深度休眠模式中唤醒。

输入 / 输出端口 – GPIO

- 多达 28 个通用输入 / 输出口 (GPIO)
- 端口 A、B 和 C 映射为 16-line EXTI 中断
- 几乎所有 I/O 引脚都具有可编程输出驱动电流功能

该单片机有多达 28 个通用 I/O 引脚，GPIO，可以实现逻辑输入 / 输出功能。每个 GPIO 端口都有相关的控制和配置寄存器，提高了灵活性并满足特定的应用需求。

在封装上 GPIO 引脚与其它复用功能引脚共用，以获得较大的灵活性。通过配置相应的寄存器，GPIO 口可以被用作复用功能的引脚。对单片机 GPIO 引脚的外部中断在外部中断控制单元，EXTI，都有相关的控制和配置寄存器。

马达控制定时器 – MCTM

- 16-bit 向上、向下、向上 / 向下自动重载计数器
- 多达 4 个独立通道
- 16-bit 可编程预分频器，可以对其时钟源进行 1 ~ 65536 之间的任意数值的分频产生计数器时钟频率
- 输入捕捉功能
- 比较匹配输出
- PWM 波形产生功能，具有边沿对齐和中心对齐两种计数模式
- 单脉冲输出模式
- 带可编程死区时间插入的互补输出
- 刹车信号输入将强制定时器输出复位或输出固定电平

马达控制定时器 MCTM 包括一个 16-bit 向上 / 向下计数器、四个 16-bit 捕捉 / 比较寄存器 (CCR)、一个 16-bit 计数器重载寄存器 (CRR)、一个 8-bit 重复计数器和几个控制 / 状态寄存器。它可用于多种用途，包括测量输入信号的脉冲宽度或产生输出波形，如比较匹配输出、PWM 输出或带死区时间插入的互补 PWM 输出。MCTM 能够为电机控制、霍尔传感器接口和刹车信号输入提供完整功能支持。

通用功能定时器 – GPTM

- 16-bit 向上、向下、向上 / 向下自动重载计数器
- 多达 4 个独立通道
- 16-bit 可编程预分频器，可以对其时钟源进行 1 ~ 65536 之间的任意数值的分频产生计数器时钟频率
- 输入捕捉功能
- 比较匹配输出
- PWM 波形产生功能，具有边沿对齐和中心对齐两种计数模式

- 单脉冲输出模式
- 内建使用正交解码器并带两个输入口的编码器接口控制器，支持脉冲 / 方向模式
- 主机 / 从机模式控制器

通用功能定时器 GPTM 包括一个 16-bit 向上 / 向下计数器，四个 16-bit 捕捉 / 比较寄存器 (CCR)，一个 16-bit 计数器重载寄存器 (CRR) 和多个控制 / 状态寄存器。可用于多种用途，包括通用计时、输入信号脉冲宽度测量、单脉冲或 PWM 输出波形产生等。GPTM 支持带两个输入口的使用正交解码的编码器接口。

单通道定时器 – SCTM

- 16-bit 向上自动重载计数器
- 每个定时器具有 1 个通道
- 16-bit 可编程预分频器，可以对其时钟源进行 1 ~ 65536 之间的任意数值的分频产生计数器时钟频率
- 输入捕捉功能
- 比较匹配输出
- PWM 波形产生功能，具有边沿对齐计数模式

单通道定时器 SCTM 包括一个 16-bit 向上计数器，一个 16-bit 捕捉 / 比较寄存器 (CCR)，一个 16-bit 计数器重载寄存器 (CRR) 和多个控制 / 状态寄存器。它可用于多种用途，包括通用计时、输入信号脉冲宽度测量、PWM 输出波形产生等。

基本功能定时器 – BFTM

- 32-bit 比较匹配向上计数器 – 无输入 / 输出控制特性
- 单次模式 – 比较匹配发生时停止计数
- 重复模式 – 比较匹配发生时重新开始计数

基本功能定时器 BFTM 是一个简单的 32-bit 向上计数器，可用于测量时间间隔并产生单次或者重复中断。BFTM 工作在两种功能模式下，即重复模式或单次模式。在重复模式下，当一个比较匹配事件发生时，BFTM 重新开始计数。BFTM 也包含一个单次模式，在单次模式下，当一个比较匹配事件发生时，计数器停止计数。

看门狗定时器 – WDT

- 带有 3-bit 预分频器的 12-bit 向下计数器
- 可产生系统复位
- 可编程看门狗定时器窗口功能
- 寄存器写保护功能

看门狗定时器是一个硬件定时电路，可用于检测因软件陷入死锁导致的系统故障。它包括一个 12-bit 向下计数器、一个预分频器、一个 WDT 增量值寄存器、WDT 操作控制电路和 WDT 保护机制。如果软件在看门狗定时器溢出前没有重载计数器的值，计数器溢出时将产生复位。此外，在计数器达到一个增量值前，如果软件重新加载计数器，也会产生复位。这意味着计数器必须在限定的时间窗口内用特定方法重新加载。当处理器处于调试模式，看门狗定时器计数器可停止计数。可通过使能寄存器写保护功能，来防止看门狗定时器配置被无意改变。

低速定时器 – LSTM

- 带可编程预分频器的 24-bit 向上计数器
- 闹钟功能
- 中断和唤醒控制

低速定时器 LSTM 电路包括 APB 接口、一个 24-bit 向上计数器、一个控制寄存器、一个预分频器、一个比较寄存器和一个状态寄存器。LSTM 电路位于 V_{CORE} 电源域。当 MCU 在省电模式时，LSTM 计数器可被用作唤醒定时器将 MCU 从省电模式下唤醒。

内部集成电路 – I²C

- 支持高达 1 MHz 频率的主从模式
- 提供仲裁功能和时钟同步功能
- 支持 7-bit 和 10-bit 寻址模式和广播呼叫寻址
- 屏蔽地址功能可支持从机多寻址模式

I²C 内部电路可与外部 I²C 接口通信，是一个符合工业标准的两线串行接口用于外部硬件连接。这两个串行线分别为串行数据线 SDA 和串行时钟线 SCL。I²C 模块提供了三种数据传输速率：100 kHz 的标准模式、400 kHz 的快速模式和 1 MHz 的高速模式。SCL 周期产生寄存器可为 SCL 脉冲设置不同的占空比。

SDA 线是一条双向数据线，它连接整个 I²C 总线，在主机和从机之间用于数据的发送和接收。I²C 模块还具有仲裁检测功能和时钟同步，可防止多个主机试图同时传送数据到 I²C 总线的情况。

串行外设接口 – SPI

- 支持主机和从机模式
- 主机模式频率高达 ($f_{PCLK}/2$) MHz，从机模式频率高达 ($f_{PCLK}/3$) MHz
- FIFO 深度：8 级
- 多主机和多从机工作模式

串行外设接口 SPI 使用 SPI 协议可在主机和从机模式下进行数据发送和接收。SPI 接口使用 4 个引脚，其中有串行数据输入和输出线 MISO 和 MOSI，时钟线 SCK 和从机选择线 SEL。SPI 作为主机使用，用 SEL 和 SCK 信号控制数据流来说明数据通信开始和数据采样率。要接收数据字节，数据流在特定的时钟边沿时被锁存且存储在数据寄存器或 RX FIFO。数据发送也是通过类似的方式，但以相反的顺序。模式故障检测功能使其适用于多主机应用。

通用异步收发器 – UART

- 异步串行通信波特率时钟频率高达 ($f_{PCLK}/16$) MHz
- 全双工通信
- 完全可编程串行通信特性包括：
 - 字长：7、8 或 9-bit 字符
 - 校验：奇、偶或无奇偶校验位的产生和检测
 - 停止位：1 或 2 个停止位
 - 位顺序：最低位优先或最高位优先传输

- 错误侦测：奇偶校验、溢出和帧错误

通用异步收发器 UART 提供了一个灵活的采用异步传输的全双工数据交换。UART 用来转换并行和串行接口之间的数据，通常也被用作 RS232 标准通信。UART 外设功能支持线路状态中断。通过读取 UART 状态 & 中断标志位寄存器 URSIFR，软件可以检测 UART 的错误状态。状态包括传输模式下的类型和状况以及因奇偶、溢出、帧和暂停事件造成的错误状况。

通用同步异步收发器 – USART

- 支持异步和时钟同步串行通信模式
- 可编程波特率时钟频率：异步模式高达 ($f_{PCLK}/16$) MHz，同步模式高达 ($f_{PCLK}/8$) MHz
- 全双工通信能力
- 完全可编程串行通信特性包括：
 - 字长：7, 8 或 9-bit 字符
 - 校验：奇校验、偶校验或无奇偶校验位的产生和检测
 - 停止位：1 或 2 个停止位产生
 - 位顺序：最低位优先或最高位优先传输
- 错误侦测：奇偶校验、溢出和帧错误
- 自动硬件流控模式 – RTS、CTS
- IrDA SIR 编码器和解码器
- 具有输出使能控制的 RS485 模式
- 接收器 FIFO 和发送器 FIFO 深度均为 8 级

通用同步异步收发器 USART 提供了一个灵活的采用同步或异步传输的全双工数据交换。USART 用来转换并行和串行接口之间的数据，通常也被用作 RS232 标准通信。USART 外设功能支持四种类型的中断，即线路状态中断、发送 FIFO 空中断、接收器阈值级别到达中断和超时中断。USART 模块包括一个 8 级深度的发送器 FIFO (TX_FIFO) 和一个 8 级深度的接收器 FIFO (RX_FIFO)。通过读取 USART 状态 & 中断标志位寄存器 USRSIFR，软件可以检测 USART 的错误状态。这些状态包括传输运行类型和状况以及因奇偶校验、溢出、帧错误和线中止事件造成的错误状况。

循环冗余校验 – CRC

- 支持 CRC16 多项式：0x8005， $X^{16} + X^{15} + X^2 + 1$
- 支持 CCITT CRC16 多项式：0x1021， $X^{16} + X^{12} + X^5 + 1$
- 支持 IEEE-802.3 CRC32 多项式：0x04C11DB7， $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$
- 支持对数据和校验和进行反码、按字节反序和按位反序操作
- 支持字节、半字和字数据大小
- 可编程 CRC 初始种子值
- 对 8-bit 数据执行 CRC 计算需要 1 个 AHB 时钟周期，32-bit 数据需要 4 个 AHB 时钟周期
- 可通过 PDMA 对存储器区块进行 CRC 计算

循环冗余校验 CRC 计算单元是用于验证数据传输或存储正确性的检错技术测试算法。CRC 计算将数据流或数据块作为输入，并生成一个 16-bit 或 32-bit 输出余数。通常情况下，当数据流被发送或存储时，会带有一个 CRC 码用作校验码。在此数据被接收或重新储存时进行与之前相同的生成多项式计算。如果新的 CRC 码数据与先前计算的不匹配，说明数据流出错了。

外设直接存储器访问 – PDMA

- 6 个通道对应不同的触发源组
- 支持 8-bit、16-bit、32-bit 宽度的数据传输
- 支持线性地址、环形地址和固定地址模式
- 4 阶可编程通道优先级
- 自动重载模式
- 支持的触发源包括：
ADC、SPI、USART、UART、I²C、MCTM、GPTM、SCTM 和软件请求

外设直接存储器访问电路 PDMA 可对 AHB 总线外设和系统存储器之间的数据进行转移。每一个 PDMA 通道都有一个源地址、目标地址、存储块长度和发送数量。PDMA 可以排除 CPU 干扰，避免执行中断服务程序。由于软件无需参与每个数据的转移操作，此举提高了系统性能。

硬件除法器 – DIV

- 32-bit 有符号 / 无符号除法器
- 运算需 8 个时钟周期，加载需 1 个时钟周期
- 除数为零错误标志

该除法器采用舍尾除法，需通过 START 控制位来触发除法器开始计算。8 个时钟周期后当除法器计算结束，完成标志位将被置高，但若除数寄存器内数据为零，那么除数为零错误标志将被置位。

调试支持

- 串行线调试端口 – SW-DP
- 4 个用于硬件断点或代码 / 文字补丁的比较器
- 2 个用于硬件数据观察点的比较器

封装和工作温度

- 32-pin QFN 和 48-pin LQFP-EP 封装
- 工作温度：-40 °C ~ 105 °C

3 概述

单片机信息

表 1. 特性及外设列表

外设		HT32F65532G
主 Flash (KB)		31
选项字节 Flash (KB)		1
SRAM (KB)		4
定时器	MCTM	1
	GPTM	1
	SCTM	4
	BFTM	2
	WDT	1
	LSTM	1
通信	USART	1
	UART	1
	SPI	1
	I ² C	1
PDMA		6 通道
硬件除法器		1
CRC-16/32		1
EXTI		16
12-bit ADC 通道数		1
		12 外部通道
比较器		2
运算放大器		1
预驱		3 通道 48 V 半桥预驱
GPIO		28 (Max.)
CPU 频率		60 MHz (Max.)
供电电压 (V _{CC})		6 V ~ 40 V
工作电压 (V _{DD})		2.5 V ~ 5.5 V
5 V LDO 输出驱动电流		50 mA
工作温度		-40 °C ~ 105 °C
封装		32-pin QFN 和 48-pin LQFP-EP

方框图

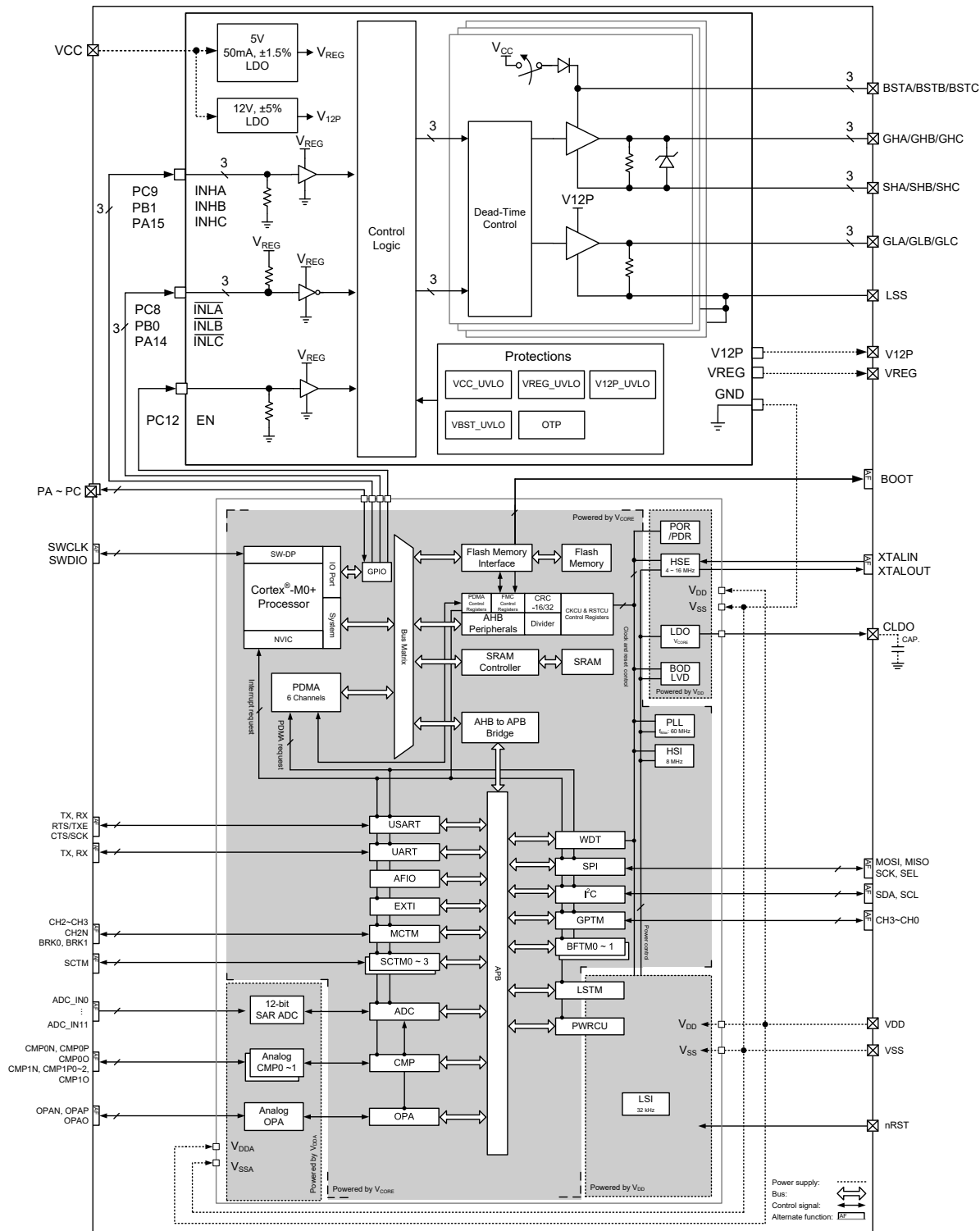


图 1. 方框图

存储器映射

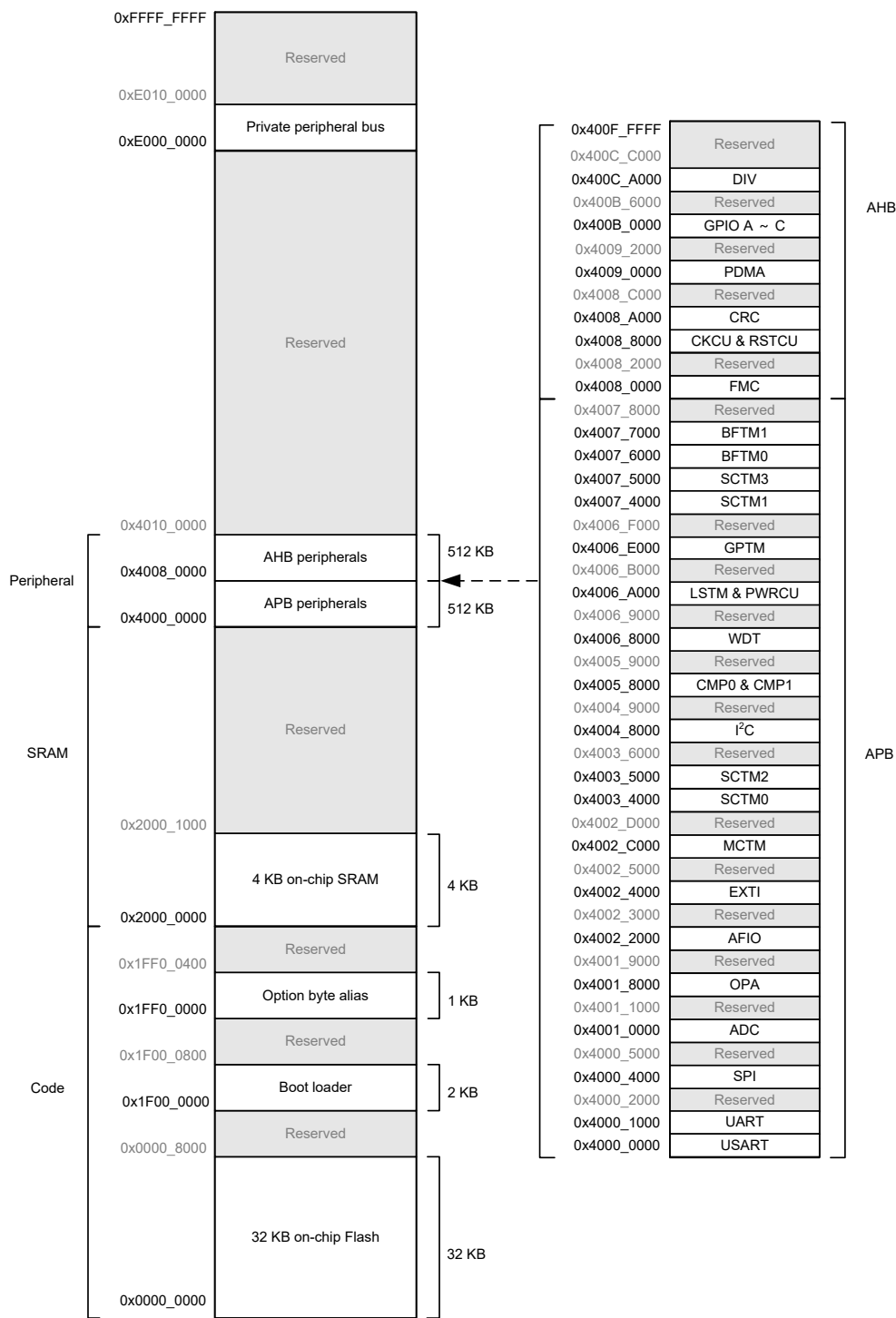


图 2. 存储器映射

表 2. 寄存器映射

起始地址	结束地址	外设	总线
0x4000_0000	0x4000_0FFF	USART	APB
0x4000_1000	0x4000_1FFF	UART	
0x4000_2000	0x4000_3FFF	保留	
0x4000_4000	0x4000_4FFF	SPI	
0x4000_5000	0x4000_FFFF	保留	
0x4001_0000	0x4001_0FFF	ADC	
0x4001_1000	0x4001_7FFF	保留	
0x4001_8000	0x4001_8FFF	OPA	
0x4001_9000	0x4002_1FFF	保留	
0x4002_2000	0x4002_2FFF	AFIO	
0x4002_3000	0x4002_3FFF	保留	
0x4002_4000	0x4002_4FFF	EXTI	
0x4002_5000	0x4002_BFFF	保留	
0x4002_C000	0x4002_CFFF	MCTM	
0x4002_D000	0x4003_3FFF	保留	
0x4003_4000	0x4003_4FFF	SCTM0	
0x4003_5000	0x4003_5FFF	SCTM2	
0x4003_6000	0x4004_7FFF	保留	
0x4004_8000	0x4004_8FFF	I²C	
0x4004_9000	0x4005_7FFF	保留	
0x4005_8000	0x4005_8FFF	CMP0 & CMP1	
0x4005_9000	0x4006_7FFF	保留	
0x4006_8000	0x4006_8FFF	WDT	
0x4006_9000	0x4006_9FFF	保留	
0x4006_A000	0x4006_AFFF	LSTM & PWRCU	
0x4006_B000	0x4006_DFFF	保留	
0x4006_E000	0x4006_EFFF	GPTM	
0x4006_F000	0x4007_3FFF	保留	
0x4007_4000	0x4007_4FFF	SCTM1	
0x4007_5000	0x4007_5FFF	SCTM3	
0x4007_6000	0x4007_6FFF	BFTM0	
0x4007_7000	0x4007_7FFF	BFTM1	
0x4007_8000	0x4007_FFFF	保留	

起始地址	结束地址	外设	总线
0x4008_0000	0x4008_1FFF	FMC	AHB
0x4008_2000	0x4008_7FFF	保留	
0x4008_8000	0x4008_9FFF	CKCU & RSTCU	
0x4008_A000	0x4008_BFFF	CRC	
0x4008_C000	0x4008_FFFF	保留	
0x4009_0000	0x4009_1FFF	PDMA	
0x4009_2000	0x400A_FFFF	保留	
0x400B_0000	0x400B_1FFF	GPIO A	
0x400B_2000	0x400B_3FFF	GPIO B	
0x400B_4000	0x400B_5FFF	GPIO C	
0x400B_6000	0x400C_9FFF	保留	
0x400C_A000	0x400C_BFFF	DIV	
0x400C_C000	0x400F_FFFF	保留	

时钟结构

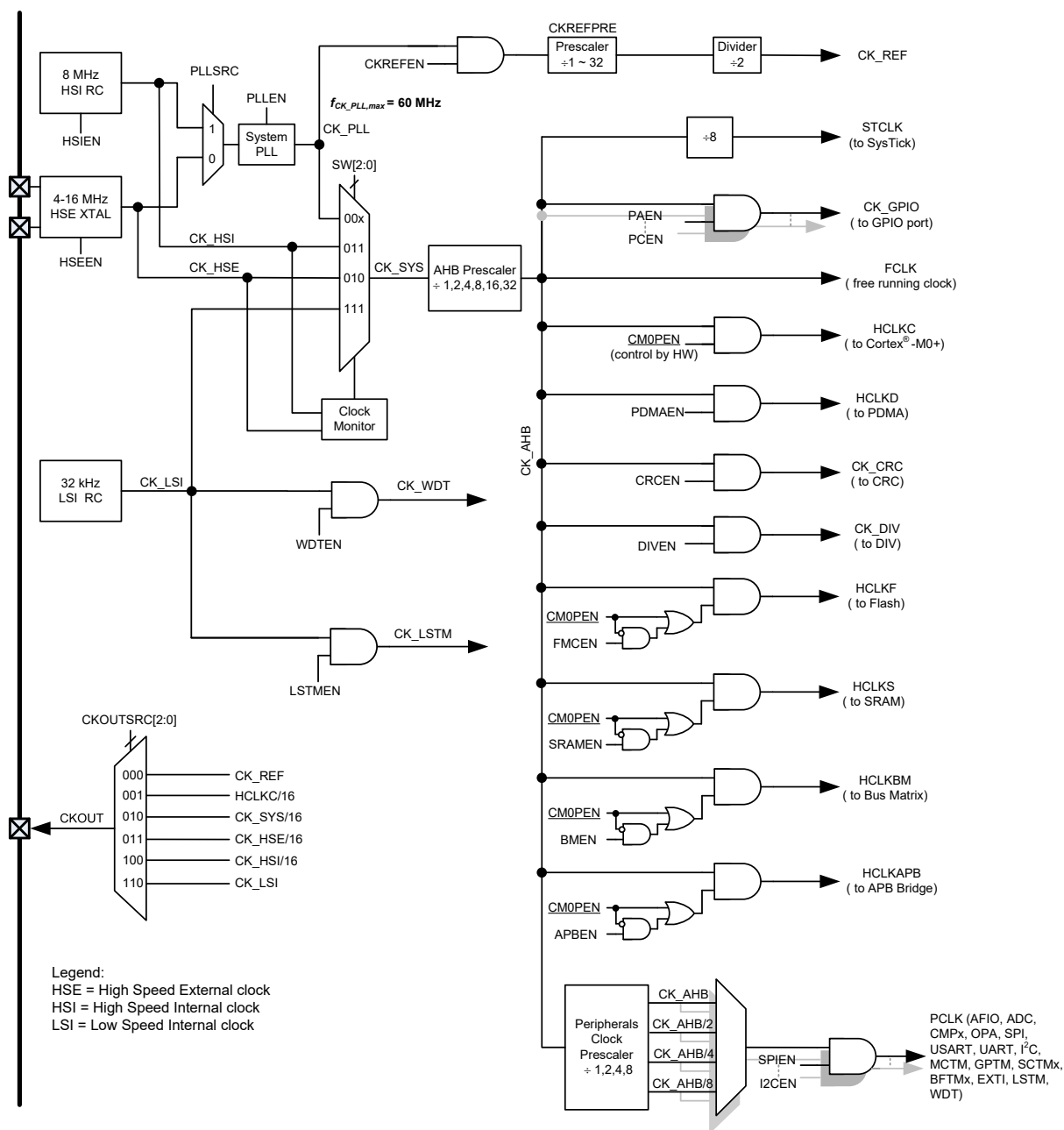


图 3. 时钟结构图

4 预驱

该单片机包含一个预驱电路，即一个 3 通道栅极驱动器，应用于驱动外部上侧与下侧 NMOS 元件。其内部集成一个 5 V 稳压器、一个 12 V 稳压器、三组上侧与下侧栅极驱动器电路。并且具有电源输入欠压锁定、5 V LDO 输出欠压锁定、12 V LDO 输出欠压锁定、自举输出欠压锁定与过温保护五种保护功能，以避免输出异常。

由 INH_x 、 $\overline{\text{INL}}_x$ 和 EN 输入信号经控制逻辑决定上侧与下侧栅极驱动器输出。其中， INH_x 与 EN 内部集成下拉电阻， $\overline{\text{INL}}_x$ 内部集成上拉电阻。另外，在上侧与下侧栅极驱动切换时会有固定的死区时间插入，避免电源 V_{CC} 至地短路。

当电源电压 V_{CC} 小于 13 V，栅极驱动输出电压会随电源电压而变化。当电源电压 V_{CC} 大于 13 V 后，栅极驱动输出电压会钳制在 12 V，栅极驱动输出可提供 0.7 A 峰值源电流及 1 A 峰值灌电流。此外，无论是上侧或下侧栅极输出都有集成栅极泄放电阻，避免断电时因干扰造成外部功率元件误导通。

预驱电路内部也集成了自举电路中的自举二极管，让用户可减少系统元件的数量。

5 V 稳压器

内建的一组 5 V LDO 可为内部以及外部电路供电，可以提供超过 50 mA 的电流。若电源电压 V_{CC} 小于 5 V，稳压器会变成完全开启的开关，稳压器没有负载时，输出电压几乎等于电源电压。

12 V 稳压器

内建的一组 12 V LDO 作为下侧栅极驱动电源，不能对外部电路供电。

自举电路操作

预驱电路以三组自举式电路作为浮动电源来替上侧栅极驱动电路供电。

自举式电路由外部自举电容 C_B 与内部自举二极管 D_{BOOT} 组成。常见应用中自举电容的充电电流路径如图 4 所示，自举电容在下侧功率元件导通后进行充电。当此预驱电路使能后，在第一次进行上侧功率元件切换前必须先下输入命令 $\text{INH}_x = \overline{\text{INL}}_x = 'L'$ ，让下侧功率元件持续导通一段时间供自举电容充电。自举电容电压至少要被充电到大于自举电压欠压锁定阈值 V_{BST_UVLO+} ，上侧栅极驱动输出才可由输入所控制，如图 5 所示，建议先将自举电容充电到稳态电压 $V1$ 后，再进行接下来的操作。自举电容充电时间 t_{BST} 估算方程式如下所示：

$$t_{BST}(\text{ms}) > 0.3 + 1.1 \times C_B(\mu\text{F}) \div 2.2$$

其中 C_B 为自举电容值，当电容值越大所需充电时间就越长，以电容值 2.2 μF 为例，建议充电时间 t_{BST} 至少要有 1.5 ms。在充电完成后，自举电压会达到稳态电压值 $V1$ ，如图 5 所示。在电源电压 V_{CC} 小于 13 V 时， $V1$ 会随着 V_{CC} 一起变化， V_{CC} 大于 13 V 后， $V1$ 会钳制在固定 12 V。 $V1$ 计算方式如下所示：

$$\begin{aligned} V1 &= 12 \text{ V} && \text{当 } V_{CC} > 13 \text{ V} \\ V1 &= V_{CC} - 1.5 \text{ V} && \text{当 } V_{CC} \leq 13 \text{ V} \end{aligned}$$

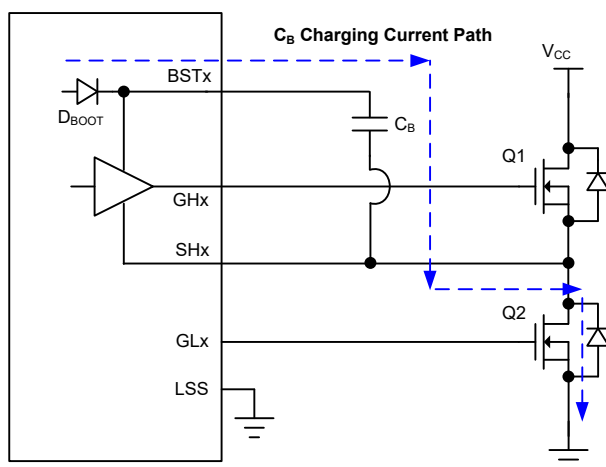


图 4. 自举电容 (C_B) 充电电流路径

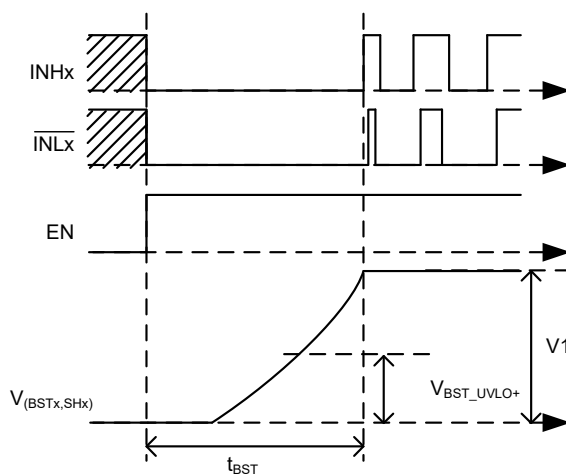


图 5. 自举电容充电时间 (t_{BST})

存储在自举电容 C_B 里的电荷在上侧驱动输出时进行放电，如图 6 所示，并借由内部的自举二极管 D_{BOOT} ，避免电流倒灌。在放电时，要注意的是自举电容值是否足够，当自举电容值太小，会影响到上侧栅极驱动能力，自举电容值请参考“元件选择”章节。

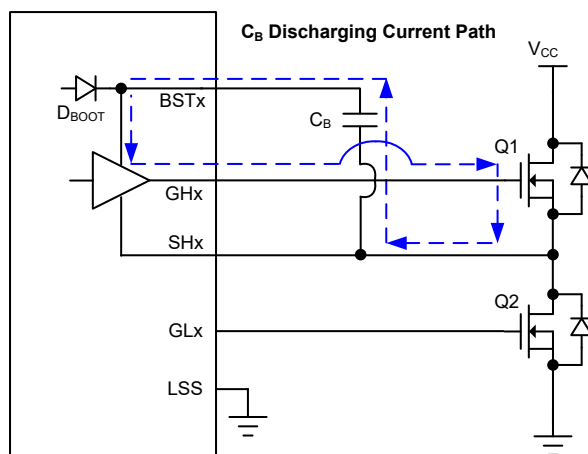


图 6. 自举电容 (C_B) 放电电流路径

栅极驱动控制逻辑

作为可驱动上侧与下侧 NMOS 元件的栅极驱动器，其控制信号由 EN 、 $INHx$ 、 $\overline{INLx}$ 输入。一般以 6 线式输入控制，如下图所示，6 线式控制由控制信号决定死区时间长度，但最小死区时间为芯片的固定死区时间。

需要注意在上侧与下侧功率元件之间切换时，固定死区时间是否足够让电源 V_{CC} 至地不会短路。

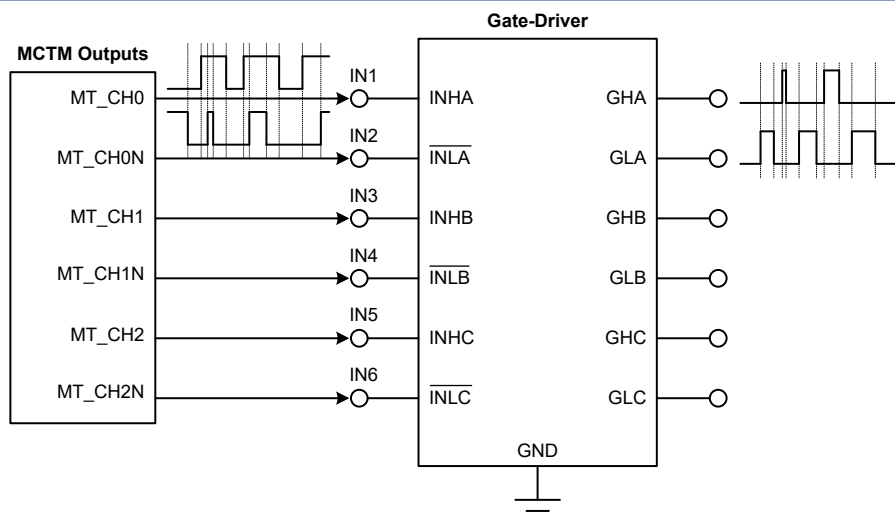


图 7. 6 线式控制

上侧与下侧栅极驱动输出由 EN、INHx、 $\overline{\text{INLx}}$ 输入信号决定。以外部的 NMOS 导通或断开为例，其真值表关系如下表所示。

表 3. 预驱操作真值表

EN	INHx	$\overline{\text{INLx}}$	GHx-to-SHx	GLx-to-LSS	外部上侧 NMOS	外部下侧 NMOS
0	X	X	L	L	OFF	OFF
1	0	0	L	H	OFF	ON
1	0	1	L	L	OFF	OFF
1	1	0	L	L	OFF	OFF
1	1	1	H	L	ON	OFF

保护功能操作

当工作在异常状况下，即电源输入欠压锁定、自举输出欠压锁定、12 V LDO 输出欠压锁定、5 V LDO 输出欠压锁定或过温情况发生时，将执行对应的保护机制，最终关断受影响的 NMOS 元件。保护机制整理如下表所示。

表 4. 保护功能条件

保护功能	进入保护机制的条件	保护响应				释放条件
		V _{12P}	GHx-to-SHx	GLx-to-LSS	自举功能	
VCC_UVLO	$V_{CC} < V_{CC_UVLO-}$	0 V	L	L	除能	$V_{CC} \geq V_{CC_UVLO+}$
VBST_UVLO	$V_{(BSTx,SHx)} < V_{BST_UVLO-}$	—	L	—	保持有效	$V_{(BSTx,SHx)} \geq V_{BST_UVLO+}$
V12P_UVLO	$V_{12P} < V_{12P_UVLO-}$	—	—	L	除能	$V_{12P} \geq V_{12P_UVLO+}$
VREG_UVLO	$V_{REG} < V_{REG_UVLO-}$	—	L	L	除能	$V_{REG} \geq V_{REG_UVLO+}$
OTP	$T_j > T_{SHD}$	—	L	L	除能	$T_j \leq T_{REC}$

电源输入欠压锁定 – VCC_UVLO

该内部保护功能可避免电源电压较低时，栅极驱动器输出不稳定。在 V_{CC} 上电期间，当电源电压低于阈值 V_{CC_UVLO+} 时，上侧与下侧功率元件将被持续关断。当电源电压大于 V_{CC_UVLO+} 后，栅极驱动器输出由输入信号决定。如果电源电压低于欠压锁定阈值 V_{CC_UVLO-}，上侧与下侧功率元件将再次持续关断。

自举输出欠压锁定 – VBST_UVLO

该内部保护功能可避免在自举电容充电不足时，上侧栅极驱动输出电压不足导致上侧功率元件完全导通。当自举输出电压高于阈值 V_{BST_UVLO+} 时，上侧栅极驱动输出由输入信号决定。若自举输出电压小于欠压锁定阈值 V_{BST_UVLO-}，上侧功率元件将持续关断。

12 V LDO 输出欠压锁定 – V12P_UVLO

当 12 V LDO 输出电压 V_{12P} 过低时，内部 12 V LDO 输出欠压锁定功能将启动，避免下侧栅极驱动输出电压不足导致下侧功率元件完全导通。V_{12P} 高于阈值 V_{12P_UVLO+} 后，下侧栅极驱动输出由输入信号决定。若 V_{12P} 小于欠压锁定阈值 V_{12P_UVLO-} 时，下侧功率元件将持续关断。

5 V LDO 输出欠压锁定 – VREG_UVLO

当 5 V LDO 输出电压 V_{REG} 过低时，内部 5 V LDO 输出欠压锁定功能将启动，避免输出电压过低导致输入此预驱电路的信号不稳定。V_{REG} 高于阈值 V_{REG_UVLO+} 后，栅极驱动输出由输入信号决定。若 V_{REG} 小于欠压锁定阈值 V_{REG_UVLO-}，上侧与下侧功率元件将持续关断。

过温保护 – OTP

若栅极驱动器内部结温超过极限阈值 T_{SHD} ，则上侧与下侧功率元件将持续关断，直到结温下降到低于恢复温度阈值 T_{REC} ，此时栅极驱动输出由输入决定。

元件选择

栅极电阻电路

栅极电阻 R_{G1} 、 R_{G2} 、 R_{G3} 和 R_{G4} 的主要功能是减少 U、V、W 输出电压的振荡与降低 EMI 噪声。调整 R_{G1} 和 R_{G3} 控制上侧与下侧开关的导通时间，调整 R_{G2} 和 R_{G4} 控制上侧与下侧开关的关断时间。栅极电阻可依需求选择是否使用。

建议按所需的栅极电压上升时间 (t_r) 或下降时间 (t_f) 来选择栅极电阻的阻值。栅极电压上升时间与下降时间如下图所示，基于建议选用， R_{G1} 、 R_{G2} 、 R_{G3} 和 R_{G4} 典型值为 $10\ \Omega \sim 200\ \Omega$ ， D_{G1} 和 D_{G2} 建议使用 1N4148 开关二极管。

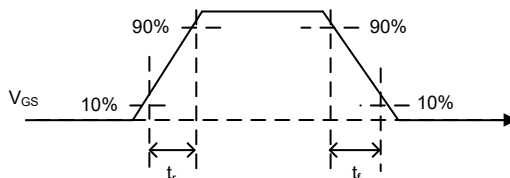


图 8. 栅极电压 (V_{GS}) 上升时间 (t_r) 与下降时间 (t_f)

自举电容

自举电容 C_B 里存储的电量为上侧栅极驱动电路的浮动电源。一般来说，自举电容建议为上侧功率元件输入功率电容值的 50 倍以上，并且自举电容建议至少使用 $2.2\ \mu F$ 的电容。

电流检测电阻

电流检测电阻 R_S 将流过电阻的电流转成电压供控制器检测。电流检测电阻可依需求选择是否使用。基于建议选用，建议电流检测电阻使用在跨压小于 $0.5\ V$ 时。

在使用时需注意电流检测电阻能承受的功率， P_{RS} ，其计算方式为 $P_{RS} = R_S \times I_{RMS}^2$ ，其中 R_S 为电阻值， I_{RMS} 为流过电阻的有效值电流。依上述计算出的功率来选择电流检测电阻的封装。

栅极驱动电源电容

电源稳压电容 $C1$ 可减少输入电压波动，建议至少使用 $4.7\ \mu F$ 电容。

电源旁路电容

当电路板电源为市电时，电源旁路电容 $C5$ 可以将电源输入的高频噪声滤掉。建议使用 $0.1\ \mu F$ 的电容。此电容可依需求选择是否使用。

电源输入串联电阻

为了使栅极驱动器的结温保持在工作范围内，并保持稳定的输出，需要通过电源串联电阻 $R1$ 来分散栅极驱动器的功耗，让栅极驱动器总功耗 P_D 不超过最大功耗 $P_{D(MAX)}$ 。此电阻可依需求选择是否使用。一般来说，当栅极驱动器功耗 P_D 超过最大允许功耗 $P_{D(MAX)}$ 会触发过温保护发生。建议电源串联电阻 $R1$ 使用 $150\ \Omega$ 电阻，并使用至少能承受 $0.5\ W$ 以上功耗的封装。

RC 缓冲器

为了避免 3 通道 U、V、W 输出电压振荡过大并减少 EMI，可使用 RC 缓冲器， R_{SN} 与 C_{SN} ，来减少振荡峰值与次数。其中 R_{SN} 与 C_{SN} 需依实际电路板寄生电感和寄生电阻做设计。此电容与电阻可依需求选择是否使用。

电机供电电容

电机供电电容 C4 可以吸收电机运转时回灌 V_{CC} 电源的电流，也可为电机提供暂态电源，以补偿电源响应速度或外部导线长度造成的影响，建议至少使用 22 μF 的电容。

12 V LDO 输出电容

12 V LDO 输出稳压电容 C2 能减少 12 V LDO 输出的电压纹波，建议至少使用 2.2 μF 的电容。

5 V LDO 输出电容

5 V LDO 的输出稳压电容 C3 能减少 5 V LDO 输出的电压纹波，建议至少使用 2.2 μF 的电容。

电压钳位电路

为了防止 SH_x 发生较大的负瞬变而造成芯片损坏或故障，可使用电压钳位电路来减少 SH_x 负尖峰信号。 R_{SH} 建议使用 2.2 Ω 电阻， D_{SH} 建议使用 1N5819 肖特基二极管。

5 引脚图

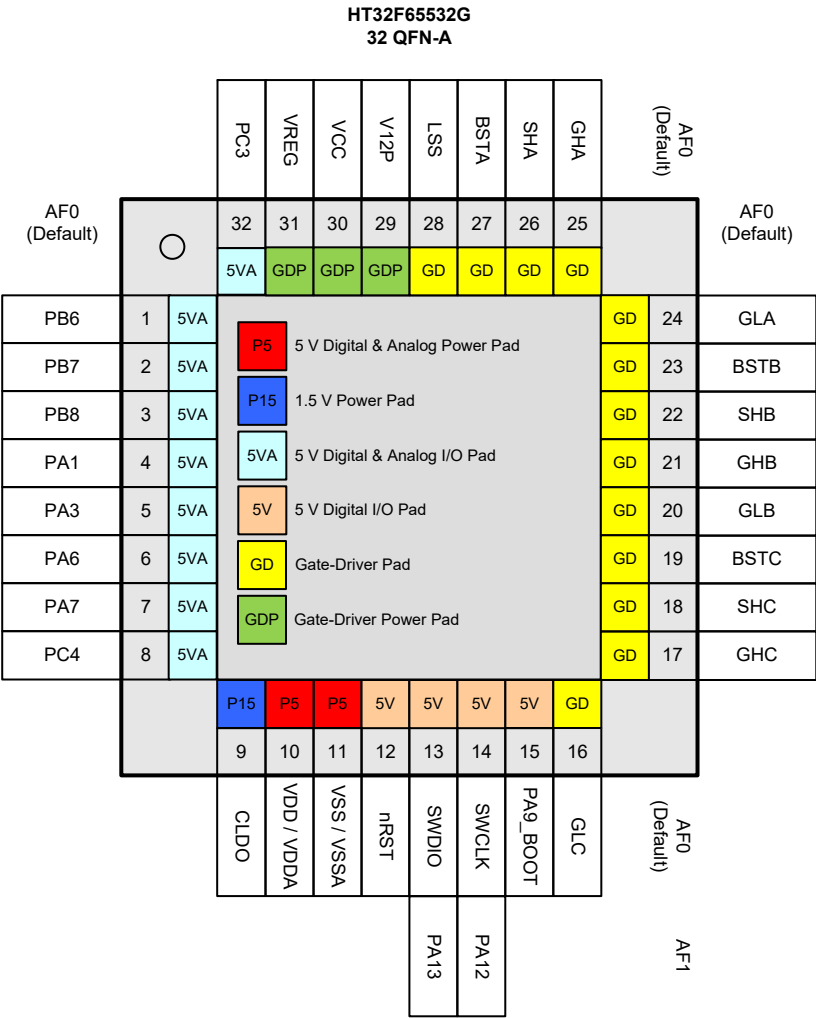


图 9. 32-pin QFN 引脚图



图 10. 48-pin LQFP-EP 引脚图

表 5. 引脚分配

封装		复用功能映射															
48 LQFP-EP	32 QFN	系统默认	GPIO	ADC0	N/A	GPTM/MCTM	SPI	USART/UART	I ² C	CMP/OPA	SCTM	N/A	N/A	N/A	MCTM	N/A	系统其它
1		PA0		ADC_IN5				USR_RTS			SCTM0						
2	4	PA1		ADC_IN6				USR_RX	I2C_SCL		SCTM1						
3		PA2		ADC_IN7		MT_BRK0	SPI_SCK	USR_CTS		CMP0O							
4	5	PA3		ADC_IN8		MT_BRK1	SPI_MISO	USR_TX	I2C_SDA	CMP0N							
5		PA4					SPI_SEL	UR_TX	I2C_SCL	CMP0P	SCTM2						
6		PA5					SPI_MOSI	UR_RX	I2C_SDA		SCTM3						
7	6	PA6								OPAP							
8	7	PA7				GT_CH0				OPAN	SCTM2						
9	8	PC4				GT_CH1	SPI_MOSI	USR_TX		OPAO							
10		PC5		ADC_IN9		GT_CH2	SPI_MISO	USR_RX			SCTM0						
11		PC6		ADC_IN10		GT_CH3	SPI_SEL	USR_RTS									
12		PC7		ADC_IN11			SPI_SCK	USR_CTS			SCTM3						
13	9	CLDO															
14	10	VDD/VDDA															
15	11	VSS/VSSA															
16	12	nRST															
17		PB10						UR_RX	I2C_SCL								
18		PB11						UR_TX	I2C_SDA								
19		XTALIN	PB13			MT_CH3		USR_RTS									
20		XTALOUT	PB14			MT_BRK0	SPI_SCK	USR_CTS			SCTM1						
21	13	SWDIO	PA13					UR_TX	I2C_SDA								
22	14	SWCLK	PA12					UR_RX	I2C_SCL								
23		PA8				GT_CH0	SPI_SCK	USR_TX	I2C_SCL		SCTM0						
24	15	PA9_BOOT				GT_CH3	SPI_SEL	USR_RX	I2C_SDA								CKOUT
25	16	GLC															
26	17	GHC															
27	18	SHC															
28	19	BSTC															
29	20	GLB															
30	21	GHB															
31	22	SHB															
32	23	BSTB															
33	24	GLA															
34	25	GHA															
35	26	SHA															
36	27	BSTA															

封装		复用功能映射															
		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
48 LQFP-EP	32 QFN	系统默认	GPIO	ADC0	N/A	GPTM/MCTM	SPI	USART/UART	PC	CMP/OPA	SCTM	N/A	N/A	N/A	MCTM	N/A	系统其它
37	28	LSS															
38	29	V12P															
39	30	VCC															
40	31	VREG															
41		PB4				MT_CH2	SPI_SEL	UR_TX			SCTM3				MT_CH2N		
42		PB5					SPI_SCK										
43		PC1				MT_BRK0	SPI_MOSI	UR_RX		CMP10	SCTM0						
44		PC2		ADC_IN0		MT_CH3	SPI_MISO				SCTM1						
45	32	PC3		ADC_IN1		GT_CH3				CMP1N							
46	1	PB6		ADC_IN2		GT_CH2		I2C_SCL		CMP1P2	SCTM2						
47	2	PB7		ADC_IN3		GT_CH1		I2C_SDA		CMP1P1							
48	3	PB8		ADC_IN4		GT_CH0		UR_TX		CMP1P0	SCTM3						

表 6. 引脚描述

引脚编号		引脚名称	类型 ⁽¹⁾	I/O 结构 ⁽²⁾	输出驱动	描述
48 LQFP-EP	32 QFN					默认功能 (AF0)
1		PA0	AI/O	5V	4/8/12/16 mA	PA0
2	4	PA1	AI/O	5V	4/8/12/16 mA	PA1
3		PA2	AI/O	5V	4/8/12/16 mA	PA2
4	5	PA3	AI/O	5V	4/8/12/16 mA	PA3
5		PA4	AI/O	5V	4/8/12/16 mA	PA4
6		PA5	AI/O	5V	4/8/12/16 mA	PA5
7	6	PA6	AI/O	5V	4/8/12/16 mA	PA6
8	7	PA7	AI/O	5V	4/8/12/16 mA	PA7
9	8	PC4	AI/O	5V	4/8/12/16 mA	PC4
10		PC5	AI/O	5V	4/8/12/16 mA	PC5
11		PC6	AI/O	5V	4/8/12/16 mA	PC6
12		PC7	AI/O	5V	4/8/12/16 mA	PC7
13	9	CLDO	P	—	—	V _{CORE} LDO 内核电源输出 在 CLDO 引脚与 VSS 间建议连接一个 2.2 μF 电容并尽量靠近
14	10	VDD/VDDA	P	—	—	数字 I/O 口电压
15	11	VSS/VSSA ⁽⁵⁾	P	—	—	数字 I/O 口接地参考电压
16	12	nRST ⁽³⁾	I	5V_PU	—	外部复位引脚和暂停模式时外部唤醒引脚
17		PB10 ⁽³⁾	AI/O (V _{DD})	5V	4/8/12/16 mA	X32KIN

引脚编号		引脚名称	类型 ⁽¹⁾	I/O 结构 ⁽²⁾	输出驱动	描述
48 LQFP-EP	32 QFN					默认功能 (AF0)
18		PB11 ⁽³⁾	AI/O (V _{DD})	5V	4/8/12/16 mA	X32KOUT
19		PB13	AI/O	5V	4/8/12/16 mA	XTALIN
20		PB14	AI/O	5V	4/8/12/16 mA	XTALOUT
23		PA8	I/O	5V	4/8/12/16 mA	PA8
24	15	PA9	I/O	5V_PU	4/8/12/16 mA	PA9_BOOT
22	14	PA12	I/O	5V_PU	4/8/12/16 mA	SWCLK
21	13	PA13	I/O	5V_PU	4/8/12/16 mA	SWDIO
25	16	GLC	O	—	—	下侧 C 相栅极驱动
26	17	GHC	O	—	—	上侧 C 相栅极驱动
27	18	SHC	I	—	—	上侧 C 相源极连接
28	19	BSTC	O	—	—	C 相自举输出
29	20	GLB	O	—	—	下侧 B 相栅极驱动
30	21	GHB	O	—	—	上侧 B 相栅极驱动
31	22	SHB	I	—	—	上侧 B 相源极连接
32	23	BSTB	O	—	—	B 相自举输出
33	24	GLA	O	—	—	下侧 A 相栅极驱动
34	25	GHA	O	—	—	上侧 A 相栅极驱动
35	26	SHA	I	—	—	上侧 A 相源极连接
36	27	BSTA	O	—	—	A 相自举输出
37	28	LSS	I	—	—	A、B、C 相下侧源极连接；接至电源地端
38	29	V12P	O	—	—	由 VCC 供电；12 V 稳压输出 (V12P 只为内部电路提供电源)
39	30	VCC	P	—	—	VCC 电源输入
40	31	VREG	O	—	—	由 VCC 供电；5 V 稳压输出；总是使能
41		PB4	I/O	5V	4/8/12/16 mA	PB4
42		PB5	I/O	5V	4/8/12/16 mA	PB5
43		PC1	AI/O	5V	4/8/12/16 mA	PC1
44		PC2	AI/O	5V	4/8/12/16 mA	PC2
45	32	PC3	AI/O	5V	4/8/12/16 mA	PC3
46	1	PB6	AI/O	5V	4/8/12/16 mA	PB6
47	2	PB7	AI/O	5V	4/8/12/16 mA	PB7
48	3	PB8	AI/O	5V	4/8/12/16 mA	PB8

注：1. I = 输入，O = 输出，A = 模拟端口，P = 电源，V_{DD} = V_{DD} 电源
2. 5V = 5 V 工作 I/O 类型，PU = 上拉
3. 这些引脚位于 V_{DD} 电源域
4. 封装中的 EP 指的是增强散热的裸露焊盘，需接地。
5. VSS/VSSA 内部连接到驱动器的 GND 线。

内部连接信号

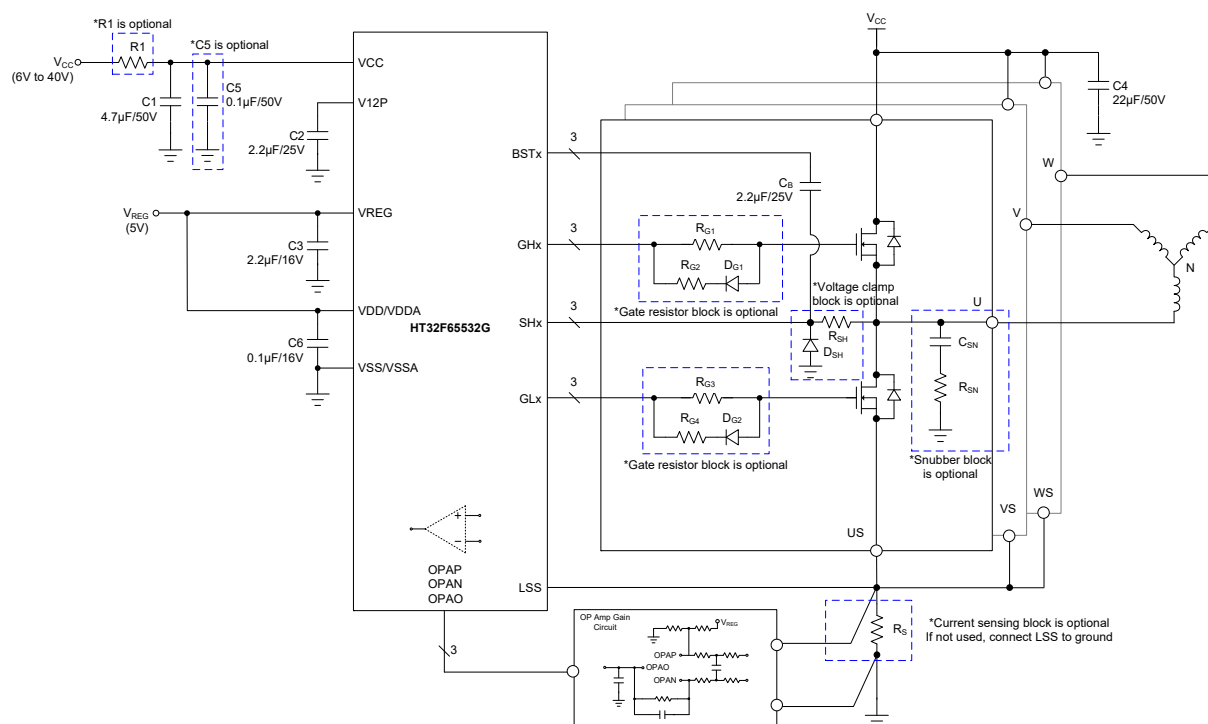
MCU 产生的信号如 MCTM 通道输出等，已通过内部连线的方式，接至预驱电路的控制输入。连接情况如下表所示，相关寄存器须通过应用程序进行合理配置。

表 7. 内部连接信号

封装		MCU 信号名称	连接的栅极驱动器信号名称	描述
48 LQFP-EP	32 QFN			
•	•	PC9 / MT_CH0 (MCTM)	INHA	上侧 A 相栅极驱动控制输入；高电平有效。在使用中请将 AFIO 功能设置为 AF4 以选择 MCTM 引脚功能。
•	•	PC8 / MT_CH0N (MCTM)	$\overline{\text{INLA}}$	下侧 A 相栅极驱动控制输入；低电平有效。在使用中请将 AFIO 功能设置为 AF4 以选择 MCTM 引脚功能。
•	•	PB1 / MT_CH1 (MCTM)	INHB	上侧 B 相栅极驱动控制输入；高电平有效。在使用中请将 AFIO 功能设置为 AF4 以选择 MCTM 引脚功能。
•	•	PB0 / MT_CH1N (MCTM)	$\overline{\text{INLB}}$	下侧 B 相栅极驱动控制输入；低电平有效。在使用中请将 AFIO 功能设置为 AF4 以选择 MCTM 引脚功能。
•	•	PA15 / MT_CH2 (MCTM)	INHC	上侧 C 相栅极驱动控制输入；高电平有效。在使用中请将 AFIO 功能设置为 AF4 以选择 MCTM 引脚功能。
•	•	PA14 / MT_CH2N (MCTM)	$\overline{\text{INLC}}$	下侧 C 相栅极驱动控制输入；低电平有效。在使用中请将 AFIO 功能设置为 AF4 以选择 MCTM 引脚功能。
•	•	PC12	EN	栅极驱动器使能引脚；当 EN = ‘0’，栅极驱动器内部电路中只有 5V V _{REG} 使能。在使用中请将 AFIO 功能设置为 AF0 以选择通用输入 / 输出引脚功能。

6 应用电路

典型应用电路 – 1-Shunt 电流检测



注：V12P 仅供 MCU 内部电路使用。

图 11. 1-Shunt FOC 应用电路

7 电气特性

极限参数

下面的表格说明单片机的极限参数。这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

表 8. 极限参数

参数		数值	单位
V _{CC}		6 ~ 48	V
V _{DD} , V _{DDA}		(V _{SS} - 0.3) ~ (V _{SS} + 5.5)	V
SHx		-2 (< 1 μs) ~ 48	V
BSTx, GHx		-0.3 ~ 60	V
V _(GHx, SHx) , V _(BSTx, SHx)		-0.3 ~ 20	V
V _{I2P} , GLx		-0.3 ~ 20	V
V _{REG} , INHx, INLx, EN		-0.3 ~ 7.0	V
工作环境温度范围		-40 ~ 105	°C
储存温度范围		-60 ~ 150	°C
最大结温		125	°C
静电放电电压	人体模式	±4000	V
结点到环境的热阻, θ _{JA}	32QFN	47	°C/W
	48LQFP-EP	50	°C/W

建议直流工作条件

表 9. 建议直流工作条件

T_A = 25 °C，除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{CC}	供电电压	—	6	—	40	V
V _{DD}	工作电压	—	2.5	5.0	5.5	V
V _{DDA}	模拟工作电压	—	2.5	5.0	5.5	V

片上 LDO 稳压器特性

表 10. LDO 特性

T_A = 25 °C，除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{LDO}	内部稳压器输出电压	调整后, V _{DD} ≥ 2.5 V 稳压器输入 @ I _{LDO} = 35 mA 且电压变化为 ±5 %	1.425	1.5	1.57	V
I _{LDO}	输出电流	V _{DD} = 2.5 V 稳压器输入 @ V _{LDO} = 1.5 V	—	30	35	mA
C _{LDO}	用于内核供电的外部滤波电容值	电容值取决于内核电源的消耗电流	1	2.2	—	μF

功耗

电流消耗受多个参数和因素的影响，包括工作电压、环境温度、I/O 引脚负载、单片机软件配置、工作频率、I/O 引脚切换速率、程序在存储器中的位置和执行的二进制代码。

单片机配置为以下条件以测量电流消耗：

- 所有 I/O 引脚设置为高阻抗 (浮空) 状态。
- 所有外设均除能，除非另有说明。
- 根据 f_{HCLK} 频率，使用最小等待状态数来优化 Flash 存储器访问时间。
- 当外设使能时， $f_{PCLK} = f_{HCLK}$ 。

表 11. 功耗特性

$T_A = 25\text{ }^{\circ}\text{C}$ ，除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
I _{DD}	工作电流 (运行模式)	V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 60 MHz, f _{HCLK} = 60 MHz, f _{PCLK} = 60 MHz, 所有外设使能	—	16.76	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 60 MHz, f _{HCLK} = 60 MHz, f _{PCLK} = 60 MHz, 所有外设除能	—	7.54	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 40 MHz, f _{HCLK} = 40 MHz, f _{PCLK} = 40 MHz, 所有外设使能	—	13.9	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 40 MHz, f _{HCLK} = 40 MHz, f _{PCLK} = 40 MHz, 所有外设除能	—	7.69	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 20 MHz, f _{HCLK} = 20 MHz, f _{PCLK} = 20 MHz, 所有外设使能	—	6.56	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 20 MHz, f _{HCLK} = 20 MHz, f _{PCLK} = 20 MHz, 所有外设除能	—	3.44	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL off, f _{HCLK} = 8 MHz, f _{PCLK} = 8 MHz, 所有外设使能	—	2.69	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL off, f _{HCLK} = 8 MHz, f _{PCLK} = 8 MHz, 所有外设除能	—	1.43	—	mA
		V _{DD} = 5.0 V, HSI off, PLL off, LSI on, f _{HCLK} = 32 kHz, f _{PCLK} = 32 kHz, 所有外设使能	—	34.6	—	μA
		V _{DD} = 5.0 V, HSI off, PLL off, LSI on, f _{HCLK} = 32 kHz, f _{PCLK} = 32 kHz, 所有外设除能	—	29.6	—	μA

符号	参数	条件	最小值	典型值	最大值	单位
I _{DD}	工作电流 (休眠模式)	V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 60 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 60 MHz, 所有外设使能	—	11.22	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 60 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 60 MHz, 所有外设除能	—	1.19	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 40 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 40 MHz, 所有外设使能	—	7.63	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 40 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 40 MHz, 所有外设除能	—	0.94	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 20 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 20 MHz, 所有外设使能	—	4.16	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL = 20 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 20 MHz, 所有外设除能	—	0.73	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL off, f _{HCLK} = 0 MHz, f _{PCLK} = 8 MHz, 所有外设使能	—	1.72	—	mA
		V _{DD} = 5.0 V, HSI = 8 MHz, PLL off, f _{HCLK} = 0 MHz, f _{PCLK} = 8 MHz, 所有外设除能	—	0.35	—	mA
	工作电流 (深度休眠模式)	V _{DD} = 5.0 V, 所有时钟 off (HSE/HSI), LDO 处于低功耗模式, LSI on, LSTM on	—	25	—	μA

注：1. HSE 表示外部高速振荡器；HSI 表示 8 MHz 内部高速振荡器
2. LSI 表示 32 kHz 内部低速振荡器
3. 在 Flash 执行代码：while (1) {208 NOP}

复位和电源监控特性

表 12. V_{DD} 电源复位特性

T_A = 25 °C，除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	上电复位阈值 (V _{DD} 电压上升)	T _A = -40 °C ~ 105 °C	2.22	2.35	2.48	V
V _{PDR}	掉电复位阈值 (V _{DD} 电压下降)		2.09	2.20	2.33	V
V _{PORHYST}	POR 迟滞	—	—	150	—	mV
t _{POR}	复位延迟时间	V _{DD} = 5.0 V	—	0.1	0.2	ms

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 若 LDO 开启，则 V_{DD} POR 处于无效状态。当 V_{DD} POR 处于有效状态时，LDO 将被关闭。

表 13. LVD/BOD 特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{BOD}	欠压检测电压	工厂调整后 (V _{DD} 下降沿)	2.37	2.45	2.53	V
V _{LVD}	低压检测电压	V _{DD} 下降沿	LVDS = 000	2.57	2.65	2.73
			LVDS = 001	2.77	2.85	2.93
			LVDS = 010	2.97	3.05	3.13
			LVDS = 011	3.17	3.25	3.33
			LVDS = 100	3.37	3.45	3.53
			LVDS = 101	4.15	4.25	4.35
			LVDS = 110	4.35	4.45	4.55
			LVDS = 111	4.55	4.65	4.75
						V
V _{LVDHST}	LVD 迟滞	V _{DD} = 5.0 V	—	—	100	mV
t _{suLVD}	LVD 建立时间	V _{DD} = 5.0 V	—	—	5	μs
t _{atLVD}	LVD 有效延迟时间	V _{DD} = 5.0 V	—	—	—	ms
I _{DDLVD}	工作电流 ⁽²⁾	V _{DD} = 5.0 V	—	—	10	μA
					20	

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 不包括 Bandgap 电流。
3. LVDS 位域位于 PWRCU 单元 LVDCSR 寄存器中。

外部时钟特性

表 14. 外部高速时钟 (HSE) 特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{DD}	工作电压范围	—	2.5	—	5.5	V
f _{HSE}	HSE 频率	—	4	—	16	MHz
C _L	负载电容值	V _{DD} = 5.0 V, R _{ESR} = 100 Ω @ 16 MHz	—	—	22	pF
R _{FHSE}	XTALIN 和 XTALOUT 引脚间的内部反馈电阻	—	—	0.5	—	MΩ
R _{ESR}	等效串联电阻	V _{DD} = 5.0 V, C _L = 12 pF @ 16 MHz, HSEGAIN = 0	—	—	160	Ω
		V _{DD} = 2.5 V, C _L = 12 pF @ 16 MHz, HSEGAIN = 1				
D _{HSE}	HSE 振荡器占空比	—	40	—	60	%
I _{DDHSE}	HSE 振荡器电流消耗	V _{DD} = 5.0 V @ 16 MHz	—	TBD	—	mA
I _{PWDHSE}	HSE 振荡器暂停电流	V _{DD} = 5.0 V	—	—	0.01	μA
t _{SUHSE}	HSE 振荡器启动时间	V _{DD} = 5.0 V	—	—	4	ms

内部时钟特性

表 15. 内部高速时钟 (HSI) 特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{DD}	工作电压范围	T _A = -40 °C ~ 105 °C	2.5	—	5.5	V
f _{HSI}	HSI 频率	V _{DD} = 5.0 V @ 25 °C	—	8	—	MHz
ACC _{HSI}	出厂校准后 HSI 振荡器频率精度	V _{DD} = 5.0 V, T _A = 25 °C	-2	—	+2	%
		V _{DD} = 2.5 V ~ 5.5 V T _A = -20 °C ~ 85 °C	-3	—	+3	%
		V _{DD} = 2.5 V ~ 5.5 V T _A = 85 °C ~ 105 °C 或 -40 °C ~ -20 °C	-3.5	—	+3.5	%
Duty	HSI 振荡器占空比	f _{HSI} = 8 MHz	35	—	65	%
I _{DDHSI}	HSI 振荡器工作电流	f _{HSI} = 8 MHz	—	300	500	μA
	HSI 振荡器暂停电流		—	—	0.05	
t _{SUHSI}	HSI 振荡器启动时间	f _{HSI} = 8 MHz	—	—	10	μs

表 16. 内部低速时钟 (LSI) 特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{DD}	工作电压范围	—	2.5	—	5.5	V
f _{LSI}	LSI 频率	V _{DD} = 5.0 V T _A = -40 °C ~ 105 °C	21	32	43	kHz
ACC _{LSI}	LSI 振荡器频率精度	出厂校准, V _{DD} = 5.0 V, T _A = 25 °C	-10	—	+10	%
I _{DDL}	LSI 振荡器工作电流	V _{DD} = 5.0 V, T _A = 25 °C	—	0.4	0.8	μA
t _{SULSI}	LSI 振荡器启动时间	V _{DD} = 5.0 V, T _A = 25 °C	—	—	100	μs

系统 PLL 特性

表 17. 系统 PLL 特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
f _{PLLIN}	系统 PLL 输入时钟	—	4	—	16	MHz
f _{CK_PLL}	系统 PLL 输出时钟	—	16	—	60	MHz
t _{LOCK}	系统 PLL 锁相时间	—	—	200	—	μs

存储器特性

表 18. Flash 存储器特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
N _{ENDU}	可擦写次数 (耐久性)	T _A = -40 °C ~ 105 °C	20	—	—	K cycles
t _{RET}	数据保存时间	T _A = -40 °C ~ 105 °C	10	—	—	Years
t _{PROG}	字编程时间	T _A = -40 °C ~ 105 °C	20	—	—	μs
t _{ERASE}	页擦除时间	T _A = -40 °C ~ 105 °C	2	—	—	ms

符号	参数	条件	最小值	典型值	最大值	单位
tMERASE	整片擦除时间	T _A = -40 °C ~ 105 °C	10	—	—	ms

I/O 端口特性

表 19. I/O 端口特性

T_A = 25 °C，除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
I _{IL}	低电平输入电流	5.0 V I/O 复位引脚	—	—	3	μA
		V _I = V _{SS} ，片内上拉电阻除能			3	
I _{IH}	高电平输入电流	5.0 V I/O 复位引脚	—	—	3	μA
		V _I = V _{DD} ，片内下拉电阻除能			3	
V _{IL}	低电平输入电压	5.0 V I/O 复位引脚	-0.5	—	0.35V _{DD}	V
			-0.5	—	0.35V _{DD}	
V _{IH}	高电平输入电压	5.0 V I/O 复位引脚	0.65V _{DD}	—	V _{DD} + 0.5	V
			0.65V _{DD}	—	V _{DD} + 0.5	
V _{HYS}	施密特触发输入电压迟滞	5.0 V I/O 复位引脚	—	0.12V _{DD}	—	mV
			—	0.12V _{DD}	—	
I _{OL}	低电平输出电流 (GPIO 灌电流)	5.0 V I/O 4 mA 驱动, V _{OL} = 0.4 V	4	—	—	mA
		5.0 V I/O 8 mA 驱动, V _{OL} = 0.4 V	8	—	—	
		5.0 V I/O 12 mA 驱动, V _{OL} = 0.4 V	12	—	—	
		5.0 V I/O 16 mA 驱动, V _{OL} = 0.4 V	16	—	—	
		V _{DD} 域 I/O 驱动 @ V _{DD} = 5.0 V, V _{OL} = 0.4 V, PB10, PB11	4	—	—	
I _{OH}	高电平输出电流 (GPIO 源电流)	5.0 V I/O 4 mA 驱动, V _{OH} = V _{DD} - 0.4 V	4	—	—	mA
		5.0 V I/O 8 mA 驱动, V _{OH} = V _{DD} - 0.4 V	8	—	—	
		5.0 V I/O 12 mA 驱动, V _{OH} = V _{DD} - 0.4 V	12	—	—	
		5.0 V I/O 16 mA 驱动, V _{OH} = V _{DD} - 0.4 V	16	—	—	
		V _{DD} 域 I/O 驱动 @ V _{DD} = 5.0 V, V _{OH} = V _{DD} - 0.4 V, PB10, PB11	—	—	2	
V _{OL}	低电平输出电压	5.0 V 4 mA 驱动 I/O, I _{OL} = 4 mA	—	—	0.4	V
		5.0 V 8 mA 驱动 I/O, I _{OL} = 8 mA	—	—	0.4	
		5.0 V 12 mA 驱动 I/O, I _{OL} = 12 mA	—	—	0.4	
		5.0 V 16 mA 驱动 I/O, I _{OL} = 16 mA	—	—	0.4	
V _{OH}	高电平输出电压	5.0 V 4 mA 驱动 I/O, I _{OH} = 4 mA	V _{DD} - 0.4	—	—	V
		5.0 V 8 mA 驱动 I/O, I _{OH} = 8 mA	V _{DD} - 0.4	—	—	
		5.0 V 12 mA 驱动 I/O, I _{OH} = 12 mA	V _{DD} - 0.4	—	—	
		5.0 V 16 mA 驱动 I/O, I _{OH} = 16 mA	V _{DD} - 0.4	—	—	
R _{PU}	内部上拉电阻	5.0 V I/O, V _{DD} = 5.0 V	—	60	—	kΩ
R _{PD}	内部下拉电阻	5.0 V I/O, V _{DD} = 5.0 V	—	60	—	kΩ

电气特性

A/D 转换器特性

表 20. A/D 转换器特性

T_A = 25 °C，除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	A/D 转换器工作电压	—	2.5	5.0	5.5	V
V _{ADCIN}	A/D 转换器输入电压范围	—	0	—	V _{REF+}	V
V _{REF+}	A/D 转换器参考电压	—	—	V _{DDA}	V _{DDA}	V
I _{ADC}	A/D 转换器工作电流消耗	V _{DDA} = 5.0 V	—	0.85	1	mA
I _{ADC_DN}	A/D 转换器暂停电流消耗	V _{DDA} = 5.0 V	—	—	0.1	μA
f _{ADC}	A/D 转换器时钟频率	—	0.7	—	32	MHz
f _s	采样率	—	0.05	—	2	Msp/s
t _{DL}	数据延迟	—	—	12.5	—	1/f _{ADC} cycles
t _{S&H}	采样 & 保持时间	—	—	3.5	—	1/f _{ADC} cycles
t _{ADCCONV}	A/D 转换器转换时间	ADST[7:0] = 2	—	16	—	1/f _{ADC} cycles
R _I	输入采样开关电阻	—	—	—	1	kΩ
C _I	输入采样电容	不包括引脚 / 焊盘电容	—	16	—	pF
t _{SU}	启动时间	—	—	—	1	μs
N	A/D 转换器分辨率	—	—	12	—	bits
INL	积分非线性误差	f _s = 750 ksp/s, V _{DDA} = 5.0 V	—	—	±2	LSB
DNL	微分非线性误差	f _s = 750 ksp/s, V _{DDA} = 5.0 V	—	—	±1	LSB
E _O	失调误差	—	—	—	±10	LSB
E _G	增益误差	—	—	—	±10	LSB

注：1. 数据仅为特性描述结果，未在生产中测试。

2. 下图显示了 A/D 转换器采样 – 保持输入级的等效电路，图中 C_I 为内部存储电容，R_I 为内部采样开关电阻，R_s 是信号源 V_s 的输出阻抗。在正常情况下，采样阶段的持续时间大约是 3.5/f_{ADC}。在此阶段，对 C_I 充电以确保在其两端的电压变得足够接近 V_s。为了保证这一点，R_s 取值会有一定的限制。

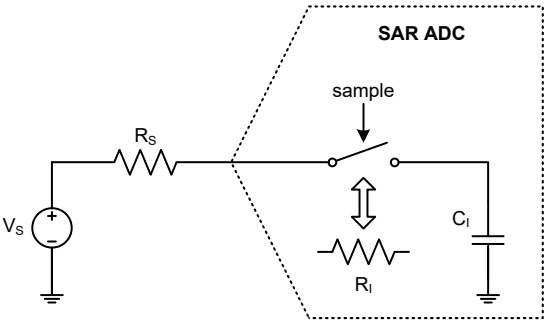


图 12. A/D 转换器采样网络模板

最差的情况是，当在输入电压范围的极限 (0 V 和 V_{REF}) 进行连续采样，可采用下面公式来确保采样误差低于 1/4 LSB：

$$R_s < \frac{3.5}{f_{ADC} C_{in} (2^{N+2})} - R_i$$

其中， f_{ADC} 是 A/D 转换器时钟频率，N 是 A/D 转换器分辨率 (此处 $N = 12$)。另外需考虑引脚 / 焊盘寄生电容。在这个简单的例子中未作说明。

如果系统使用 A/D 转换器，在连续采样阶段没有轨到轨的输入电压变化， R_s 可能大于上述公式表示值。

比较器特性

表 21. 比较器特性

$T_A = 25\text{ }^{\circ}\text{C}$ ，除非另有说明

符号	参数	条件		最小值	典型值	最大值	单位
V _{DDA}	比较器工作电压	比较器模式		2.5	5.0	5.5	V
V _{IN}	输入共模电压范围	CP 或 CN		V _{SSA}	—	V _{DDA}	V
V _{IOS}	输入失调电压 (注)	—		-15	—	15	mV
V _{HYS}	输入迟滞 V _{DDA} = 5.0 V	无迟滞, CMPHM[1:0] = 00		—	0	—	mV
		低迟滞, CMPHM[1:0] = 01		—	30	—	
		中迟滞, CMPHM [1:0] = 10		—	60	—	
		高迟滞, CMPHM[1:0] = 11		—	100	—	
t _{RT}	响应时间 输入过驱动 = ±100 mV	高速模式	V _{DDA} ≥ 2.7 V	—	50	100	ns
			V _{DDA} < 2.7 V	—	100	250	
		低速模式	—	2	5	μs	
I _{CMP}	电流消耗 V _{DDA} = 5.0 V	高速模式		—	180	—	μA
		低速模式		—	30	—	
t _{CMPST}	比较器启动时间	从比较器使能到输出有效		—	—	50	μs
I _{CMP_DN}	比较器暂停电流	CMPEN = 0 CVREN = 0 CVROE = 0		—	—	0.1	μA

比较器电压参考 – CVR

V_{CVR}	输出范围	—	V_{SSA}	—	V_{DDA}	V
N_{Bits}	CVR Scaler 分辨率	—	—	8	—	bits
t_{CVRST}	稳定时间	CVR Scaler 稳定时间 CVRVAL = “00000000” → “11111111”	—	—	100	μs
I_{CVR}	电流消耗 $V_{DDA} = 5.0\text{ V}$	CVREN = 1, CVROE = 0	—	65	—	μA
		CVREN = 1, CVROE = 1	—	80	110	μA

注：数据仅为特性描述结果，未在生产中测试。

运算放大器特性

表 22. 运算放大器特性

T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	工作电压	OPA 模式	3.0	5.0	5.5	V
I _{OPA_DN}	暂停电流	—	—	—	0.1	μA
I _{OPA}	工作电流	V _{DD} = 5 V	—	800	—	μA
V _{OS}	输入失调电压	未校准 (OOF[4:0] = 10000B)	-15	—	15	mV
		校准	-2	—	2	
V _{OR}	最大输出电压范围	—	V _{SS} + 0.2	—	V _{DD} - 0.2	V
I _{OS}	输入失调电流	V _{IN} = 1/2V _{CM}	—	1	10	nA
PSRR	电源抑制比	—	—	60	—	dB
CMRR	共模抑制比	V _{CM} = 0 ~ V _{DD} - 1.4	—	60	—	dB
SR	转换速率 +, 转换速率 -	R _L = 100 kΩ, C _L = 50 pF	—	6	—	V/μs
GBW	增益带宽	R _L = 100 kΩ, C _L = 50 pF	—	6	—	MHz
A _{OL}	开环电压增益	R _L = 100 kΩ, C _L = 50 pF	60	80	—	dB
PM	相位裕度	R _L = 100 kΩ, C _L = 50 pF	50	60	—	Deg
V _{CM}	共模电压范围	—	V _{SS}	—	V _{DD} - 1.4	V

MCTM/GPTM/SCTM 特性

表 23. MCTM/GPTM/SCTM 特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{TM}	MCTM、GPTM 和 SCTM 定时器时钟源	—	—	—	f _{CLK}	MHz
t _{RES}	定时器分辨率时间	—	1	—	—	1/f _{TM}
f _{EXT}	通道 0 ~ 3 的外部信号频率	—	—	—	1/2	f _{TM}
RES	定时器分辨率	—	—	—	16	bits

预驱特性

表 24. 预驱特性

V_{CC} = 24 V, C₁ = 4.7 μF, C₂ = 2.2 μF, C₃ = 2.2 μF,
C₄ = 22 μF, C_B = 2.2 μF, T_A = 25 °C, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
电源 / 稳压器						
V _{CC}	电源电压	—	6	—	40	V
I _{CC}	电源待机电流	EN = '1', I _{LOAD} = 0 mA (SHx = GND)	—	300	400	μA
I _{CC(SLP)}	电源休眠电流	EN = '0' (仅 VREG 使能, 无载)	—	2	4	μA
V _{REG}	VREG 输出电压	I _{LOAD} = 1 mA	4.925	5.0	5.075	V
I _{LOAD} ⁽¹⁾	VREG 输出电流	V _{CC} = 6 V ~ 40 V (无热限制)	50	—	—	mA
ΔV _{REG}	VREG 负载调整	I _{LOAD} = 0 mA ~ 30 mA	—	15	—	mV

符号	参数	条件	最小值	典型值	最大值	单位
$\frac{\Delta V_{REG}}{(\Delta V_{CC} \times V_{REG})}$	VREG 线性调整	V_{CC} 从 6 V 上升至 40 V	—	0.1	0.2	%/V
$\frac{\Delta V_{REG}}{(\Delta T_A \times V_{REG})}$	VREG 温度系数	$I_{LOAD} = 1 \text{ mA}$, $T_A = -40^\circ\text{C} \sim 105^\circ\text{C}$	—	± 100	—	ppm/°C
PSRR	VREG 电源抑制比	$I_{LOAD} = 30 \text{ mA}$	—	60	—	dB
Noise	VREG 输出噪声	$I_{LOAD} = 30 \text{ mA}$, $BW = 10 \text{ kHz} \sim 100 \text{ kHz}$	—	50	—	μV_{RMS}
自举电路						
I_{BST}	BST 耗电	$\overline{INHx} = '1'$ 且 $\overline{INLx} = '1'$	—	80	100	μA
I_{BSTC}	自举充电电流	$\overline{INHx} = '0'$ 且 $\overline{INLx} = '1'$ ($\overline{SHx} = \text{GND}$)	—	25	—	mA
栅极驱动器 (GHx, SHx, GLx)						
V_{GSH}	上侧 V_{GS} 栅极驱动 - $V_{(GHx,SHx)}$	$V_{CC} = 6 \text{ V} \sim 13 \text{ V}$, $f_{PWM} = 25 \text{ kHz}$	$V_{CC} - 2$	$V_{CC} - 0.5$	—	V
		$V_{CC} = 13 \text{ V} \sim 40 \text{ V}$, $f_{PWM} = 25 \text{ kHz}$	10	12	13	V
V_{GSL}	下侧 V_{GS} 栅极驱动 - $V_{(GLx,LSS)}$	$V_{CC} = 6 \text{ V} \sim 13 \text{ V}$	$V_{CC} - 1$	$V_{CC} - 0.5$	—	V
		$V_{CC} = 13 \text{ V} \sim 40 \text{ V}$	10	12	—	V
I_{DRV_P}	上侧与下侧栅极峰值源电流	R_{DRV} 导通, $C_{GS} = 200 \text{ nF}$	—	700	—	mA
I_{DRV_N}	上侧与下侧栅极峰值灌电流	R_{DRV} 导通, $C_{GS} = 200 \text{ nF}$	—	1000	—	mA
t_{DEAD}	死区时间	—	—	120	200	ns
t_{DEAD_MIS}	死区时间失配	上升沿与下降沿的死区时间差	—	50	—	ns
t_{PD}	传播延迟	$\overline{INHx}$ 至 $\overline{GHx}$ 以及 $\overline{INLx}$ 至 $\overline{GLx}$ 转态 ($\overline{GHx}/\overline{GLx}$ 未连接电容)	—	40	200	ns
t_{PD_MIS}	上侧 / 下侧传播延迟失配	不同相或不同侧之间的传播延迟时间差	—	20	—	ns
t_{ON_MIN}	最小输入脉宽 ⁽²⁾	—	—	—	150	ns
R_{OFF1}	下侧栅极泄放电阻	$\overline{GLx}$ 至 LSS	—	200	—	k Ω
R_{OFF2}	上侧栅极泄放电阻	$\overline{GHx}$ 至 $\overline{SHx}$	—	400	—	k Ω
保护功能						
V_{CC_UVLO+}	V_{CC} 开启阈值	V_{CC} 上升	—	5.5	6	V
V_{CC_UVLO-}	V_{CC} 关闭阈值	V_{CC} 下降	4.5	5.0	—	V
V_{REG_UVLO+}	V_{REG} 开启阈值	V_{REG} 上升	—	—	4.0	V
V_{REG_UVLO-}	V_{REG} 关闭阈值	V_{REG} 下降	3.0	—	—	V
V_{I2P_UVLO+}	V_{I2P} 开启阈值	V_{I2P} 上升, $\overline{INLx} = '0'$	—	5.5	6	V
V_{I2P_UVLO-}	V_{I2P} 关闭阈值	V_{I2P} 下降, $\overline{INLx} = '0'$	4.2	5.0	—	V
V_{BST_UVLO+}	$V_{(BSTx,SHx)}$ 开启阈值	$V_{(BSTx,SHx)}$ 上升, $\overline{INHx} = '1'$	—	3.7	4.2	V
V_{BST_UVLO-}	$V_{(BSTx,SHx)}$ 关闭阈值	$V_{(BSTx,SHx)}$ 下降, $\overline{INHx} = '1'$	2.2	2.6	—	V
T_{SHD}	热关断阈值	—	—	160	—	°C
T_{REC}	热恢复阈值	—	—	120	—	°C
逻辑控制						
V_{IL}	输入逻辑低电压	$\overline{INHx}$, $\overline{INLx}$, EN	—	—	0.8	V
V_{IH}	输入逻辑高电压	$\overline{INHx}$, $\overline{INLx}$, EN	2.0	—	—	V

符号	参数	条件	最小值	典型值	最大值	单位
R _{PD1}	输入逻辑下拉电阻 1	INHx	—	100	—	kΩ
R _{PD2}	输入逻辑下拉电阻 2	EN	—	10	—	kΩ
R _{PU}	输入逻辑上拉电阻	INLx	—	100	—	kΩ

注：1. 输出电流标准：当负载电流为 1 mA 时，最后输出电压与原本的输出值相比会在 2 % 的压降之内。
2. 若 INHx 或 INLx 输入信号脉宽小于 t_{ON_MIN}，输出可能出现故障。

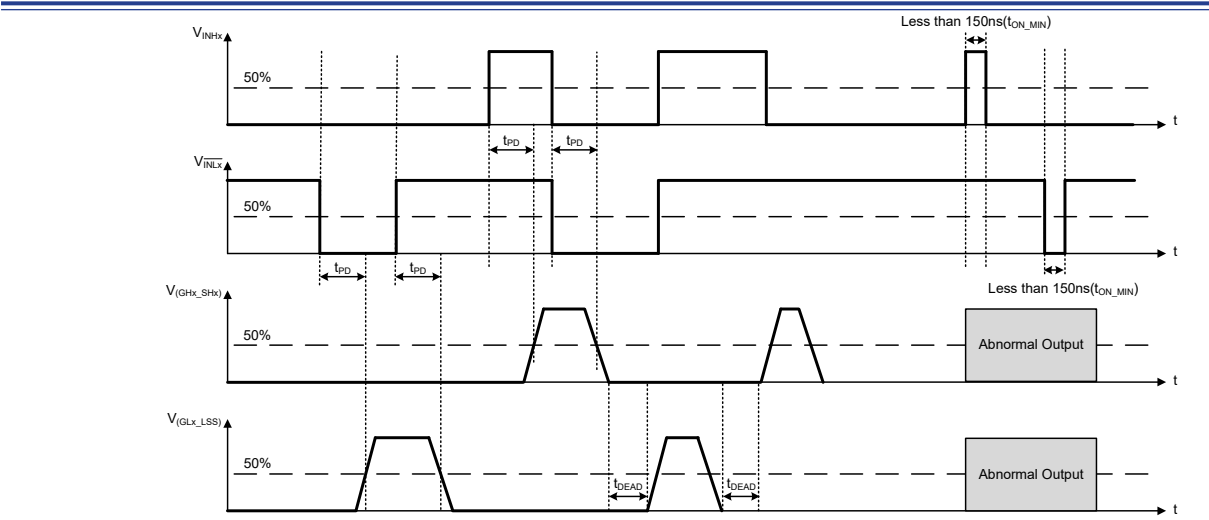


图 13. 栅极驱动时序图

I²C 特性

表 25. I²C 特性

符号	参数	标准模式		快速模式		高速模式		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
f _{SCL}	SCL 时钟频率	—	100	—	400	—	1000	kHz
t _{SCL(H)}	SCL 时钟高电平时间	4.5	—	1.125	—	0.45	—	μs
t _{SCL(L)}	SCL 时钟低电平时间	4.5	—	1.125	—	0.45	—	μs
t _{FALL}	SCL 和 SDA 下降沿时间	—	1.3	—	0.34	—	0.135	μs
t _{RISE}	SCL 和 SDA 上升沿时间	—	1.3	—	0.34	—	0.135	μs
t _{SU(SDA)}	SDA 数据建立时间	500	—	125	—	50	—	ns
t _{H(SDA)}	SDA 数据保持时间 ⁽⁵⁾	0	—	0	—	0	—	ns
	SDA 数据保持时间 ⁽⁶⁾	—	1.6	—	0.475	—	0.25	μs
t _{VD(SDA)}	SDA 数据有效时间	—	1.6	—	0.475	—	0.25	μs
t _{SU(STA)}	START 条件建立时间	500	—	125	—	50	—	ns
t _{H(STA)}	START 条件保持时间	0	—	0	—	0	—	ns
t _{SU(STO)}	STOP 条件建立时间	500	—	125	—	50	—	ns

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 为达到标准模式 100 kHz，外设时钟频率必须高于 2 MHz。
3. 为达到快速模式 400 kHz，外设时钟频率必须高于 8 MHz。

4. 为达到高速模式 1 MHz，外设时钟频率必须高于 20 MHz。
5. 以上 I²C 总线时序图的特性参数是基于：COMBFILTEREN = 0 且 SEQFILTER = 00 的情况。
6. 以上 I²C 总线时序图的特性参数是基于：COMBFILTEREN = 1 且 SEQFILTER = 00 的情况。

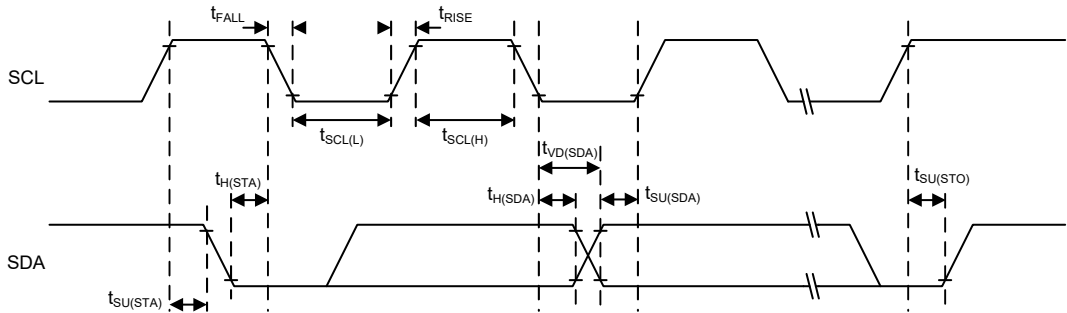


图 14. I²C 时序图

SPI 特性

表 26. SPI 特性

符号	参数	条件	最小值	典型值	最大值	单位
SPI 主机模式						
f _{SCK}	SPI 主机输出 SCK 时钟频率	主机模式 SPI 外设时钟频率 f _{PCLK}	—	—	f _{PCLK} /2	MHz
t _{SCK(H)} t _{SCK(L)}	SCK 时钟高电平和低电平时间	—	t _{SCK} /2 - 2	—	t _{SCK} /2 + 1	ns
t _{V(MO)}	数据输出有效时间	—	—	—	5	ns
t _{H(MO)}	数据输出保持时间	—	2	—	—	ns
t _{SU(MI)}	数据输入建立时间	—	5	—	—	ns
t _{H(MI)}	数据输入保持时间	—	5	—	—	ns
SPI 从机模式						
f _{SCK}	SPI 从机输入 SCK 时钟频率	从机模式 SPI 外设时钟频率 f _{PCLK}	—	—	f _{PCLK} /3	MHz
Duty _{SCK}	SPI 从机输入 SCK 时钟占空比	—	30	—	70	%
t _{SU(SEL)}	SEL 使能建立时间	—	3 × t _{PCLK}	—	—	ns
t _{H(SEL)}	SEL 使能保持时间	—	2 × t _{PCLK}	—	—	ns
t _{A(SO)}	数据输出存取时间	—	—	—	3 × t _{PCLK}	ns
t _{DIS(SO)}	数据输出除能时间	—	—	—	10	ns
t _{V(SO)}	数据输出有效时间	—	—	—	25	ns
t _{H(SO)}	数据输出保持时间	—	15	—	—	ns
t _{SU(SI)}	数据输入建立时间	—	5	—	—	ns
t _{H(SI)}	数据输入保持时间	—	4	—	—	ns

注：1. f_{SCK} 为 SPI 输出 (输入) 时钟频率；t_{SCK} = 1/f_{SCK}

2. f_{PCLK} 为 SPI 外设时钟频率；t_{PCLK} = 1/f_{PCLK}

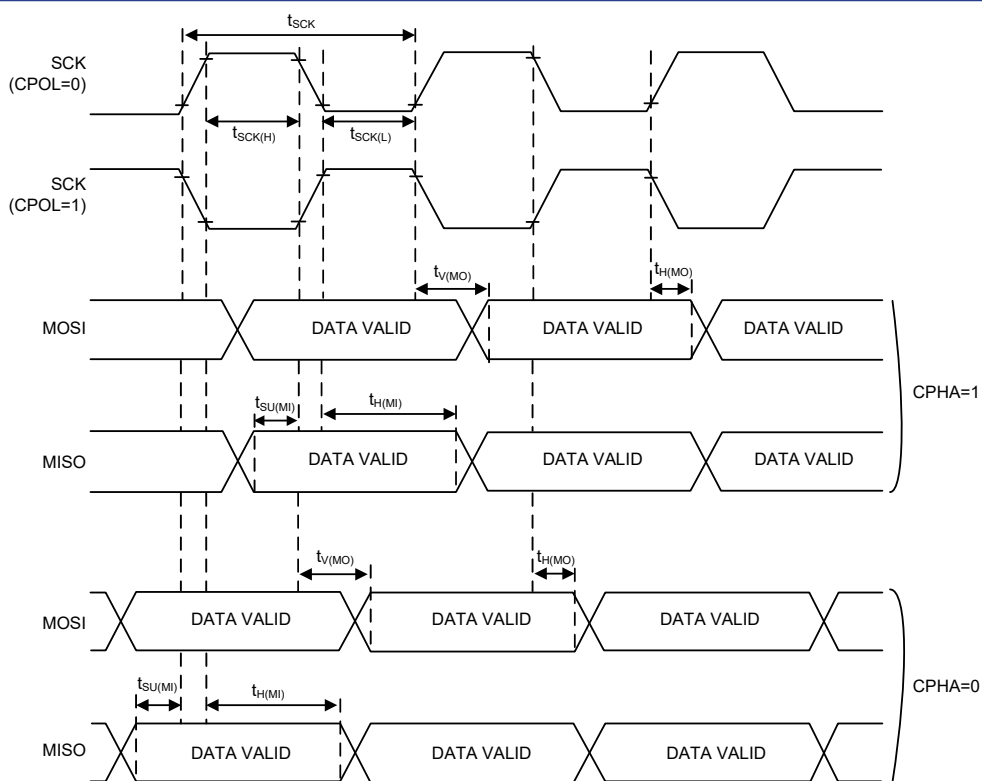


图 15. SPI 时序图 – SPI 主机模式

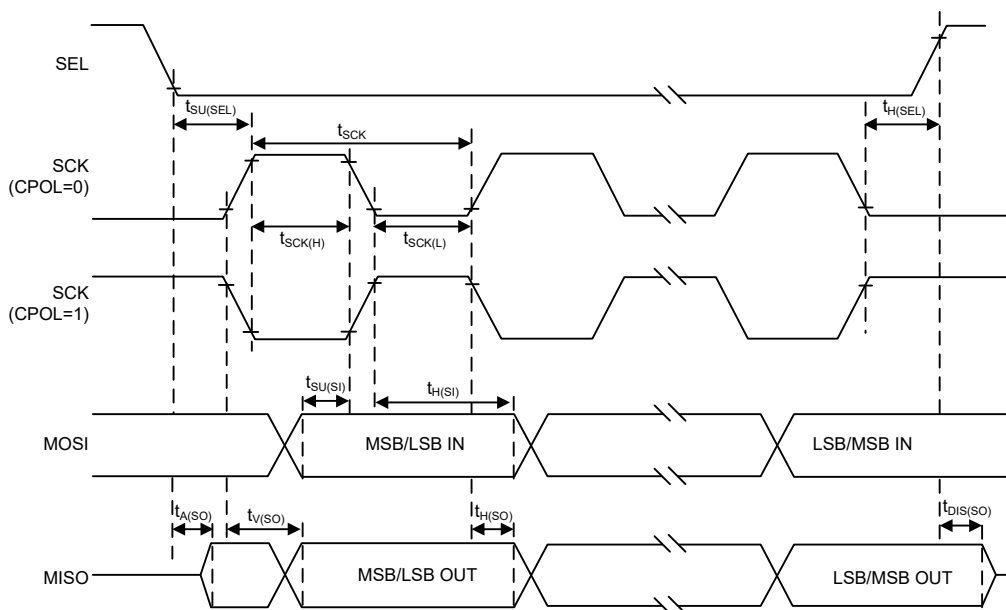


图 16. SPI 时序图 – SPI 从机模式 (CPHA = 1)

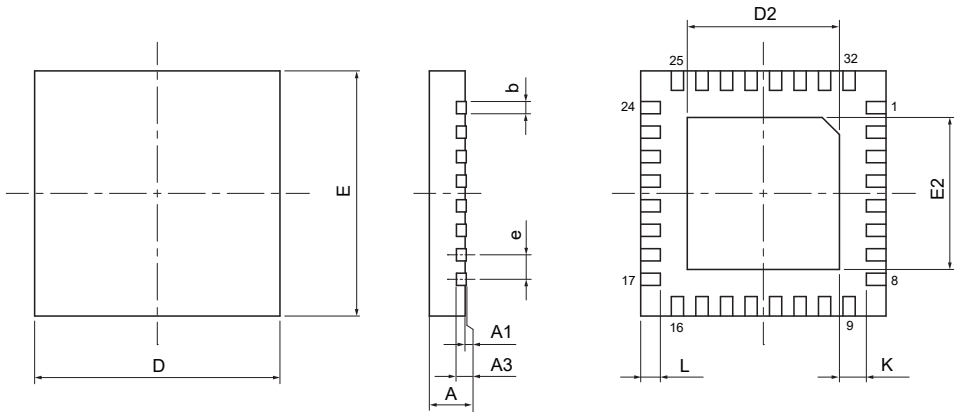
8 封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](http://www.holtek.com) 以获取最新版本的[封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

SAW Type 32-pin QFN (4mm × 4mm × 0.55mm) 外形尺寸

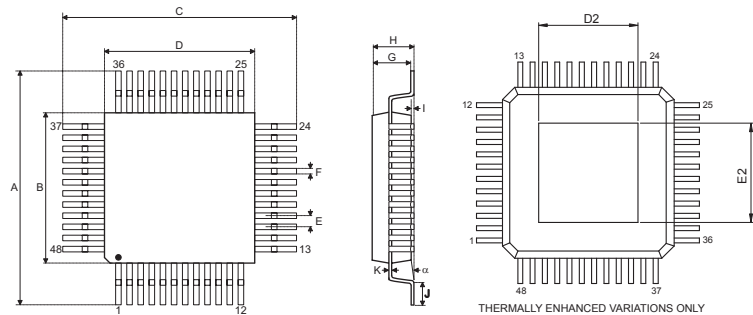


符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.020	0.022	0.024
A1	0.000	0.001	0.002
A3	0.006 REF		
b	0.006	0.008	0.010
D	0.157 BSC		
E	0.157 BSC		
e	0.016 BSC		
D2	0.100	—	0.108
E2	0.100	—	0.108
L	0.010	0.012	0.014
K	0.008	—	—

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A3	0.150 REF		
b	0.15	0.20	0.25
D	4.00 BSC		
E	4.00 BSC		
e	0.40 BSC		
D2	2.55	—	2.75
E2	2.55	—	2.75
L	0.25	0.30	0.35
K	0.20	—	—

8 封装信息

48-pin LQFP-EP (7mm × 7mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.354 BSC		
B	0.276 BSC		
C	0.354 BSC		
D	0.276 BSC		
E	0.020 BSC		
D2	0.170	—	0.211
E2	0.170	—	0.211
F	0.007	0.009	0.011
G	0.053	0.055	0.057
H	—	—	0.063
I	0.002	—	0.006
J	0.018	0.024	0.030
K	0.004	—	0.008
α	0°	—	7°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	9.00 BSC		
B	7.00 BSC		
C	9.00 BSC		
D	7.00 BSC		
E	0.50 BSC		
D2	4.31	—	5.36
E2	4.31	—	5.36
F	0.17	0.22	0.27
G	1.35	1.40	1.45
H	—	—	1.60
I	0.05	—	0.15
J	0.45	0.60	0.75
K	0.09	—	0.20
α	0°	—	7°

Copyright© 2024 by HOLTEK SEMICONDUCTOR INC. All Rights Reserved.

本文件出版时 HOLTEK 已针对所载信息为合理注意，但不保证信息准确无误。文中提到的信息仅是提供作为参考，且可能被更新取代。HOLTEK 不担保任何明示、默示或法定的，包括但不限于适合商品化、令人满意的质量、规格、特性、功能与特定用途、不侵害第三方权利等保证责任。HOLTEK 就文中提到的信息及该信息之应用，不承担任何法律责任。此外，HOLTEK 并不推荐将 HOLTEK 的产品使用在会由于故障或其他原因而可能会对人身安全造成危害的地方。HOLTEK 特此声明，不授权将产品使用于救生、维生或安全关键零部件。在救生 / 维生或安全应用中使用 HOLTEK 产品的风险完全由买方承担，如因该等使用导致 HOLTEK 遭受损害、索赔、诉讼或产生费用，买方同意出面进行辩护、赔偿并使 HOLTEK 免受损害。HOLTEK (及其授权方，如适用) 拥有本文件所提供信息 (包括但不限于内容、数据、示例、材料、图形、商标) 的知识产权，且该信息受著作权法和其他知识产权法的保护。HOLTEK 在此并未明示或暗示授予任何知识产权。HOLTEK 拥有不事先通知而修改本文件所载信息的权利。如欲取得最新的信息，请与我们联系。